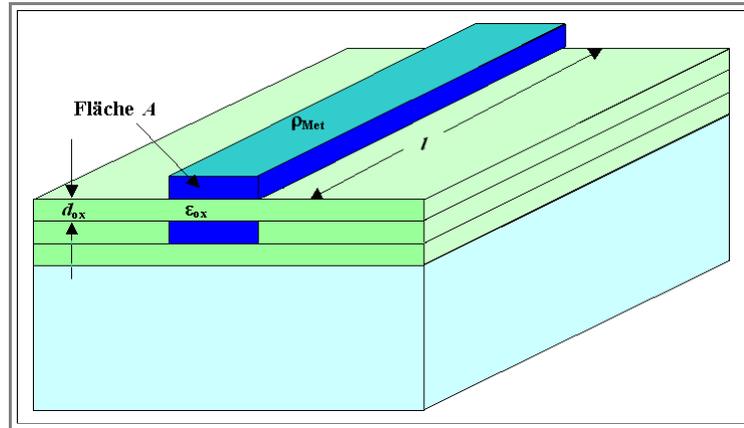


Übung 6.1-2

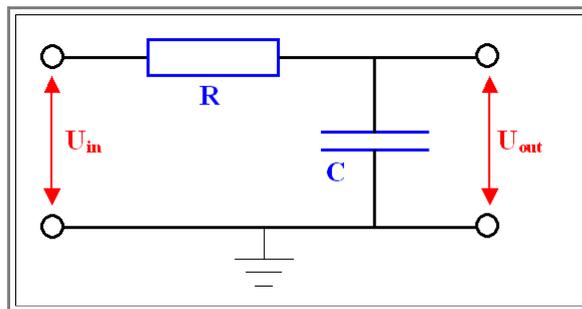
Signalverlauf im IC

Hier ist nochmals die in [Kapitel 6.1.1](#) gezeigte Geometrie von Verbindungsleitungen in einer integrierten Schaltung

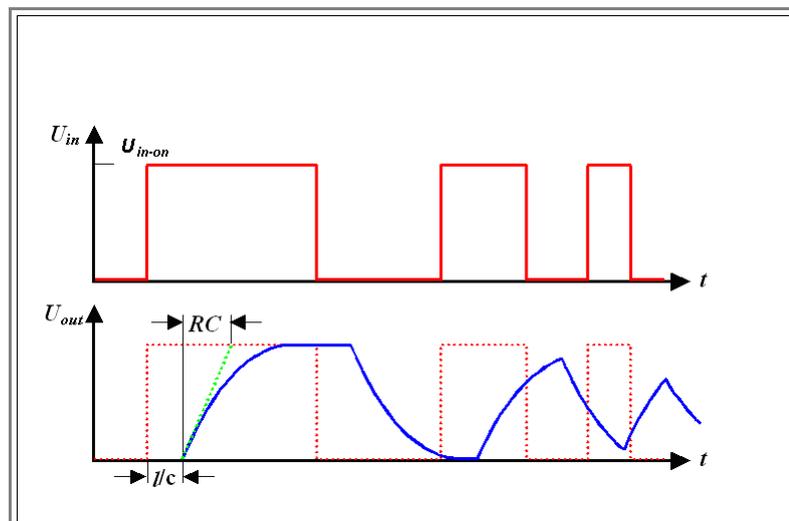


1 Zeige, dass damit folgendes Ersatzschaltbild gilt und berechne mit dem gegebenen Werten sowohl den Widerstand R als auch die Kapazität C .

- Für den spezifischen Widerstand der Leiterbahn kann der Wert $\rho = 2 \mu\Omega\text{cm}$ verwendet; für d_{ox} , die Länge l und die Fläche A nehmen wir realistische Werte von 300 nm , 1 mm bzw. $0,1 \mu\text{m}^2$; für die relative Dielektrizitätskonstante des Dielektrikums zwischen den Leiterbahnen gilt $\epsilon_{\text{ox}} = 4$.



2. Zeige, dass sich bei Einspeisung eines Rechtecksignals am Eingang der Signalverlauf am Ausgang wie unten gezeigt ergibt.



- Hinweis: Die folgende Differentialgleichung gilt es zu lösen (Warum?)

$$I = C \cdot \frac{dU_{\text{out}}}{dt} = \frac{U_{\text{in}} - U_{\text{out}}}{R}$$

- Lösungen für die Fälle: Spannung "rauf" oder Spannung "runter" sind (Warum?):

$$U_{\text{out}} = U_{\text{in-on}} \cdot \{1 - \exp(-t/RC)\}$$

$$U_{\text{out}} = U_{\text{in-on}} \cdot \exp(-t/RC)$$

3. Diskutiere:

1. Die Bedeutung der Zeitkonstanten $\tau = RC$ für die maximale Taktfrequenz von integrierten Schaltungen.
2. Die mögliche Beziehung der errechneten Zeitkonstante des Beispiels zu derzeitigen Taktfrequenzen realer Chips.
3. Mögliche Maßnahmen zur Verringerung dieser Zeitkonstanten unter Berücksichtigung der Eigenschaften *realer* Materialien.

Lösung