

3. Übersicht über untersuchte Schaltkreistypen und -Technologien

Die Auswahl der untersuchten Schaltkreistypen und -Technologien wurde nach zwei Gesichtspunkten getroffen:

- a) Um grundsätzliche Einflüsse von Kristallfehlern auf elektrische Eigenschaften von Schaltkreisen studieren zu können, wurden jene Schaltkreistypen bzw. -Technologien herangezogen, von denen erwartet werden konnte, daß sie aufgrund der Dimensionierung der Strukturen und der Ansprüche an ihre elektrischen Parameter besonders empfindlich auf Kristallfehler reagieren würden. Diese Schaltkreise und Technologien befanden sich im zeitlichen Rahmen dieses Vorhabens teilweise noch im Entwicklungsstadium.
- b) Es wurden Schaltkreistypen bzw. -Technologien untersucht, die bereits in der Fertigung liefen und bei denen wir annahmen, daß Kristallfehler für einen beträchtlichen Teil der Ausbeuteverluste verantwortlich waren.

Im Berichtszeitraum wurde eine generelle Umstellung in den Prozeßlinien von Scheiben mit 2" Durchmesser auf 3" Durchmesser vorgenommen. Ebenso wurden viele Diffusionsprozesse auf Ionenimplantation umgestellt (siehe 4.2.4.)

3.1 Bipolare Schaltkreise und Technologien

Wir haben Schaltkreise untersucht, die in

- SBC (Standard Buried Collector)-,
- ASBC (Advanced Standard Buried Collector)- oder
- OXIS (Oxidisolations)-Technologie

hergestellt worden waren, Die wichtigsten Merkmale dieser Technologien sind in Tab. II gegenübergestellt und werden in /29/ ausführlich diskutiert. Schematische Querschnitte durch die Transistoren enthält Abb. 6.

Tabelle II

Charakteristische Daten der untersuchten bipolaren Technologien und der dazugehörigen npn-Transistorstrukturen nach MURRMANN /29/

Merkmal	Technologie		
	SBC 1)	ASBC 2)	OXIS 3)
n-Epitaxie	ja	ja	ja
Buried collector	ja	ja	ja
Isolation	pn	pn	Oxid
Epitaxieschichtdicke in μm	5 - 15	2,5	2
Emittergröße in μm	≥ 10	4	≤ 4
Basistiefe in μm	> 1	< 1	< 1
Basisweite in μm	$\approx 0,5$	$\approx 0,3$	$\approx 0,2$
Grenzfrequenz in GHz	< 1	2	> 2
Mehrlagenmetallisierung	nein	ja	ja
Transistorgröße in μm^2	8 000	3 000	1 000

1) Standard Buried Collector

2) Advanced Standard Buried Collector

3) Oxid isolation

SBC- und ASBC-Technologie haben eine pn-Isolation der Transistoren, die OXIS-Technologie ist eine verbesserte Variante der ASBC-Technologie mit oxidisolierten Transistoren. Als Alternative zum "normalen" OXIS-Prozeß wurde noch ein 3 D-OXIS-Prozeß untersucht, der auf eine buried layer-Diffusion und Epitaxieschicht verzichtet und stattdessen den Kollektor durch eine tiefe Diffusion in das Substrat herstellt.

In der Reihenfolge SBC-, ASBC- und OXIS-Technologie nimmt die Transistorgröße ab, die Packungsdichte und der Grad der Komplexität der Bausteine zu. Auch die Empfindlichkeit gegenüber Kristallfehler-induzierten Bauelementeausfällen steigt an, da die Basisweite der Transistoren in der gleichen Reihenfolge abnimmt und die Prozesse insgesamt komplizierter werden.

In SBC-Technologie /30/ werden Operationsverstärker, Video-ZF-Verstärker, Zeitschaltkreise usw. gefertigt.

Die ASBC-Technologie /31/ wird für schnelle Speicher- und Logikbausteine im Nanosekundenbereich, die OXIS-Technologie /32/ für solche im Subnanosekundenbereich eingesetzt. Typische Vertreter solcher Bausteine sind ein 128 bit-Speicher mit wahlfreiem Zugriff /33/ in ASBC-Technologie und ein 1024 bit-Speicher /34/ sowie ein 4096 bit-Speicher /35/ mit wahlfreiem Zugriff in OXIS-Technologie.

Bei allen drei Technologien waren Ausfälle durch pipes ein vorrangiges Problem, für welches Kristallfehler verantwortlich gemacht wurden. Bei der SBC-Technologie spielten auch Prasselausfälle eine Rolle, die ebenfalls auf Kristallfehler zurückgeführt wurden.

3.2. MOS-Schaltkreise und Technologien

Bei MOS-Schaltkreisen lag der Schwerpunkt der Untersuchungen bei dynamischen Speicherbausteinen in n-Kanal-Technologie. Schaltkreise in p-Kanal-Technik wurden nur in geringem Umfang untersucht, da es sich hier aus-

schließlich um statische Bausteine handelt, bei denen kein Einfluß der Kristallfehler auf elektrische Parameter der Schaltkreise festgestellt wurde.

Bei den Schaltkreisen in n-Kanal-Technik konzentrierten sich unsere Arbeiten auf einen dynamischen 4096 bit-Speicherbaustein mit wahlfreiem Zugriff /36/. Dieser wurde in silicon-gate-Technik hergestellt (Abb. 7).

Wie in 2.1.2. beschrieben, sind dynamische MOS-Speicherbausteine sehr empfindlich gegenüber Leckströmen. Diese führen einerseits zu den erwähnten Refreshausfällen und verursachen andererseits generell unerwünscht hohe Verlustleistungen.

4. Prozeßinduzierte Kristallfehler in integrierten Schaltkreisen: Ihre Erfassung und Korrelation mit elektrischen Eigenschaften

4.1. Silizium-Ausgangsmaterial

Bei den bipolaren Schaltkreisen wurde ausschließlich tiegelgezogenes (Czochralski) Silizium verwendet, bei den MOS-Schaltkreisen wurde auch zonengezogenes Silizium eingesetzt.

Im Anlieferzustand lassen sich heute bei Silizium normalerweise keine Kristalldefekte durch z.B. Ätzung nachweisen. Bei tiegelgezogenem Silizium kann man gelegentlich mit Transmissions- und Reflexions-Röntgentopographie ringförmige Kontraste entdecken, die auf Gitterverspannungen hinweisen (Abb. 8). Diese dürften auf eine inhomogene Verteilung von Defekten als Folge des bekannt hohen Sauerstoff- und Kohlenstoffgehaltes von Tiegelsilizium zurückzuführen sein. Bei zonengezogenem Silizium wurden durch verschiedene röntgentopographische Methoden ähnliche ringförmige Kontraste gefunden, die zum Teil mit einer inhomogenen Verteilung von Kohlenstoff in Verbindung gebracht wurden /37/. Sowohl bei tiegel- als auch zonengezogenem Silizium-Ausgangsmaterial ist über die

mikroskopische Struktur der Defekte, die zu den Kontrasten im Röntgentopogramm Anlaß geben, noch wenig bekannt. Man kann aber vermuten, daß auch hier ähnlich wie bei den früher meist beobachteten Swirldefekten /38/39/ atomare Fehlstellen eine entscheidende Rolle spielen.

Im Laufe der späteren Hochtemperaturprozesse führt bei Tiegelsilizium der hohe Sauerstoffgehalt zur Bildung von Ausscheidungen in Verbindung mit komplizierten Kristalldefekten. Diese Defekte zeigen dann meist eine ringförmige Anordnung in den Röntgentopogrammen und Ätzbildern (siehe 4.2.1. und 5.1.).

4.2. Bipolare Schaltkreise

Wegen der Vielfalt der Ergebnisse, die bei den umfangreichen Untersuchungen an bipolaren Schaltkreisen erhalten wurden, wollen wir uns hauptsächlich auf typische Beispiele konzentrieren.

Zu Beginn des Vorhabens befaßten wir uns überwiegend mit der ASBC-Technologie. Zunächst wurde eine Bestandsaufnahme der auftretenden Kristallfehler gemacht, anschließend wurden an Teststrukturen tiefere Untersuchungen über den Zusammenhang zwischen Kristallfehlern und elektrischen Fehlern wie z.B. pipes durchgeführt.

4.2.1. Schaltkreise in ASBC-Technologie

4.2.1.1. Erfassung der Kristallfehler mit Röntgentopographie und Ätzung

Im LANG-Topogramm von Abb. 9 findet man alle Kontraste von Kristallfehlern, die wir am Beginn unserer Untersuchungen in fertigen System- oder Testscheiben in ASBC-Technologie antrafen:

- Gleitbereiche (Versetzungen)
- Schleier (lokale Häufung von Mikrodefekten)
- Sauerstoffausscheidungen in Ringform.

Gleitbereiche treten überwiegend am Scheibenrand auf, bei (100) orientiertem Silizium oft auch im Scheibenzentrum. Sie entstehen durch Versetzungserzeugung und -bewegung nach kristallographischen Richtungen und bauen mechanische Spannungen ab, die bei den Hochtemperaturprozessen auf den Kristall einwirken. Im Ätzbild (Abb. 10a) lassen sich einzelne entlang einer Linie aufgereichte Ätzgruben erkennen, weshalb man auch oft von Gleitlinien spricht. Die beobachtete Ätzgrubendichte entspricht einer Dichte von 10^4 bis 10^7 Versetzungen / cm^2 in den Gleitbereichen. Im LANG-Topogramm (Abb. 10b) werden die einzelnen Versetzungen ab Versetzungsdichten von etwa 10^5 cm^{-2} nicht mehr aufgelöst.

Als Schleier bezeichnen wir Kontraste im Röntgentopogramm, die aus Anhäufungen von Mikrodefekten bestehen, bei denen im Gegensatz zu den ringförmigen Sauerstoffausscheidungen kein Zusammenhang mit dem Ausgangsmaterial erkennbar ist. Im Ätzbild von Schleierbereichen findet man in den fertigen Systemscheiben große Stapelfehler und Ätzgruben in Konzentrationen bis 10^6 cm^{-2} auf der Systemoberfläche (Abb. 12) und im Scheibenvolumen (Einzelheiten siehe 5.5.).

Sauerstoffausscheidungen in Ring- oder Spiralform kommen nur in Tiegelsilizium-Substratscheiben vor und sind auf dessen hohen Sauerstoffgehalt von 10^{17} bis 10^{18} cm^{-3} zurückzuführen. Diese Defekte treten nur im Substratvolumen auf, die Epitaxieschicht und eine 10 bis 20 μm breite Zone an der Substratscheibenoberfläche sind frei davon (siehe 5.1.4.).

Bei den Ätzungen wurden große Stapelfehler (Länge 5 bis 25 μm , Eindringtiefe 1,5 bis 3 μm) festgestellt:

- a) nur außerhalb der Transistorbereiche (Abb. 11a)
- b) innerhalb und außerhalb der Transistorbereiche (Abb. 11b).

Die Verteilung war statistisch und/oder in Form der beschriebenen Schleier.

Kleine Stapelfehler (Länge ca. 2 μm , Eindringtiefe ca. 0,4 μm) wurden öfters in Konzentrationen bis $5 \cdot 10^7 \text{ cm}^{-2}$ in den Basis- und Emittergebieten der Transistoren gefunden (Abb. 11c). Auffallend war, daß sie in Bereichen mit vielen großen Stapelfehlern wie z.B. Schleiern überhaupt nicht oder in sehr geringer Dichte vorkamen. Ihre An- oder Abwesenheit war in den Röntgentopogrammen nicht erkennbar, d.h. sie lieferten keinen Beitrag zum Kontrast. Die kleinen Stapelfehler entstanden erst im Verlauf der Basisdiffusion.

4.2.1.2. Detailuntersuchungen mit TEM

Im Hinblick auf das Auffinden von Korrelationen zwischen Kristallfehlern und pipes wurden ausführliche TEM-Untersuchungen durchgeführt. Hierbei konzentrierten wir uns vor allem auf die aktiven Transistorbereiche, wenngleich auch Defektstrukturen z.B. im Isolationsrahmen untersucht wurden. Bei diesen Untersuchungen stellte sich heraus, daß besonders die Stapelfehler vielfältige Formen und Strukturen zeigen. Bei großen Stapelfehlern lagen häufig Mehrfachstapelfehler vor, d.h. auf eng benachbarten (111)-Ebenen liegen zwei oder mehr vollständig oder teilweise überlappende Stapelfehler beisammen (Abb. 13). Abb. 14a zeigt einen Vierfach-Stapelfehler, Abb. 14b als Extremfall einen Neunfach-Stapelfehler, wie man an der Zahl der berandenden Partialversetzungen feststellen kann. Ein Teil der Mehrfachstapelfehler entpuppte sich bei sorgfältiger Analyse als Mikrozwillinge (Abb. 15, 16). Diese lassen sich aufgrund ihres Kontrastverhaltens und der mehr oder weniger gut erkennbaren Zwillingreflexe im Beugungsbild (Abb. 16b) eindeutig von Mehrfachstapelfehlern unterscheiden /25/. Mikrozwillinge entstehen bei der Epitaxie (siehe 5.1.3.).

Mehrfachstapelfehler und Mikrozwillinge kamen innerhalb und außerhalb der aktiven Transistorbereiche vor. Besonders häufig und in sehr komplizierten Formen traten Mehrfachstapelfehler in Bor-diffundierten Isolationsbereichen auf (Abb. 17).

Unter den kleinen Stapelfehlern gab es eine besondere Abart (Häufigkeit ca. 1 %), deren Form einem Segelbootkörper ähnelt (Abb. 18). Diese Segelboot-Stapelfehler hatten Eindringtiefen bis zu 2 μm . Sie zeigten teilweise eine Dekoration der berandenden Partialversetzung durch winzige Ausscheidungen (Abb. 19a,b). Ein Teil der Segelboot-Stapelfehler wurde durch Versetzungsreaktionen während der Emitterdiffusion verändert (Abb. 19b). Daraus resultiert eine komplizierte Defektstruktur. Die dabei auftretenden Versetzungstypen zeigt Abb. 19c.

Die kleinen Stapelfehler waren ausschließlich extrinsisch. Bei den großen Stapelfehlern gab es neben den extrinsischen auch einige wenige intrinsische Stapelfehler.

4.2.1.3. Korrelationen zwischen Kristallfehlern und Emitter-Kollektor-Kurzschlüssen

Ein Vergleich der Röntgentopogramme wie in Abb. 9 und der Systemausbeuten ließ keinen Zusammenhang erkennen. Allerdings waren anfangs die Systemausbeuten für solche Betrachtungen aufgrund überlagerter anderer Ausfallursachen sehr niedrig. Immerhin war festzustellen, daß in den Gleit- und Schleierbereichen und den Gebieten mit hoher Dichte an kleinen Stapelfehlern im allgemeinen keine guten Systeme vorkamen. Dagegen lagen gute Systeme durchaus auch in den ringförmigen Zonen der Sauerstoffausscheidungen. Für Korrelationsuntersuchungen waren die Schaltkreissysteme zu komplex.

An übersichtlichen Teststrukturen (Transistor mit 160 gemeinsam kontaktierten Emittern und gemeinsamer Basis) konnte z.B. durchaus ein klarer Zusammenhang zwischen Transistoren mit pipe-Kennlinie und der Zahl großer Stapelfehler in den Transistoren gefunden werden (Abb. 20a). Es wurden anhand des Ätzbildes (Abb. 20b) nur jene Stapelfehler einbezogen, welche vollständig oder zum Teil in Emitterbereichen lagen. Aber auch hier war noch keine

1:1-Korrelation gegeben, denn Abb.20a zeigt auch gute Testtransistoren mit vielen Stapelfehlern.

Um 1:1-Korrelationen zwischen pipes und Kristallfehlern herauszuarbeiten, haben wir umfangreiche Untersuchungen an Testtransistoren mit nur einem oder zwei Emittlern durchgeführt. Zur genauen Analyse der Kristallfehler legten wir hierbei das Schwergewicht auf die Elektronenmikroskopie. U.a. wurde bei Versetzungen der Burgers-Vektor bestimmt und durch Stereoaufnahmen ihre räumliche Lage ermittelt. Bei diesen Untersuchungen kristallisierte sich eine Reihe von sehr klaren Beziehungen zwischen bestimmten Typen von Kristallfehlern und pipes heraus:

- a) Segelboot-Stapelfehler verursachten immer ein pipe, wenn sie beide Transistor-pn-Übergänge durchstießen⁺).
- b) Mikrozwillinge und Mehrfachstapelfehler führten in allen Fällen zu pipe-Kennlinien der Transistoren.
- c) Unter den einfachen großen Stapelfehlern führten nur 30 bis 50 % zu einem pipe-Ausfall.
- d) Versetzungen, die eindeutig beide pn-Übergänge (Emitter-Basis, Basis-Kollektor) durchstießen, hatten pipe-Kennlinien zur Folge.

Normale kleine Stapelfehler verursachten wegen der geringen Eindringtiefe von 0,4 μm keinerlei Verschlechterung der Emitter-Kollektor-Kennlinie.

Im Falle der relativ selten registrierten runden Emitter-Kollektor-Sperrkennlinien waren meist gröbere Defekte wie z.B. Versetzungsknäuel im Basisbereich außerhalb des Emitters festzustellen.

⁺) Die Eindringtiefe eines Stapelfehlers läßt sich aufgrund seiner Lage auf (111)-Ebenen sehr genau bestimmen.

Die Versetzungen, die bei der ASBC-Technologie pipes verursachten, lagen fast immer in Gleitbereichen am Rand oder im Zentrum der Scheibe. Sie wiesen überwiegend Stufencharakter auf, wobei 60° -Versetzungen dominierten. In keinem der untersuchten Fälle war im TEM eine Dekoration dieser Versetzungen erkennbar. Mit zunehmender Zahl von Versetzungen im Emitter, die beide Transistor-pn-Übergänge durchstießen, stieg der Emitter-Kollektor-Sperrstrom an. Dies gilt zumindest für Vergleiche innerhalb einer Scheibe.

Bei den Stapelfehlern war öfters eine Dekoration der Partialversetzungen nachweisbar. Je komplizierter die Stapelfehler und Mikrozwillinge aussahen, desto größer war das Ausmaß der im TEM sichtbaren Dekoration der Partialversetzungen (siehe z.B. Abb. 53) und desto höher lagen die I_{CEO} -Werte der defekten Transistoren.

Aufgrund der gefundenen Korrelationen zwischen bestimmten Kristallfehlern und pipes waren auch Abschätzungen möglich, wieweit die elektrischen Meßergebnisse der Teststrukturen (160-Emitter-Transistor, Ein-Emitter-Transistor) mit den beobachteten Kristallfehler-Flächendichten auf den Scheiben zusammenpaßten.

Aus Tab. III kann man abschätzen, welche mittlere Zahl von Kristallfehlern in der aktiven Fläche der betrachteten Teststrukturen enthalten ist.

Betrachten wir zwei konkrete Beispiele:

Versetzungen in Gleitbereichen

In Gleitbereichen traten etwa $10^4 - 10^7$ Versetzungen/cm² auf. Der Flächenanteil der Gleitbereiche an der Gesamtscheibenfläche lag bei den untersuchten Scheiben zwischen 5 % und 20 % (abgeschätzt aus den Röntgentopogrammen). Wenn eine Versetzung im Emitter eines Ein-Emitter-Transistors zu einem pipe führt, so ist ab 10^6 Versetzungen/cm² - das entspricht nach Tab. III 1 Ver-

Tabelle III Zahl der Kristallfehler in der aktiven Fläche der betrachteten Bauelemente (Speicherbaustein, 160-Emitter-Transistor, Ein-Emitter-Transistor) bei gegebener Kristallfehlerdichte.

Kristall- fehlerdichte (cm^{-2})	Anzahl der Kristallfehler in :		
	Speicherbaustein ($\approx 1 \text{ mm}^2$)	160-Emitter- Testtransistor ($\approx 100 \mu\text{m} \times 100 \mu\text{m}$)	Ein-Emitter- Transistor ($\approx 10 \mu\text{m} \times 10 \mu\text{m}$)
10^2	1	10^{-2}	10^{-4}
10^4	10^2	1	10^{-2}
10^6	10^4	10^2	1
10^8	10^6	10^4	10^2

setzung/Emitterfläche des Ein-Emitter-Transistors - mit dem Ausfall aller dieser Transistoren durch pipes zu rechnen. Daraus ergeben sich 0,05 % bis 20 % pipe-Ausfälle in den Gleitbereichen. Diese Abschätzung stimmt mit dem gemessenen Anteil an Ein-Emitter-Transistoren mit pipe, der bei diesen Scheiben zwischen 0,34 % und 3 % lag, recht gut überein.

Kleine Stapelfehler mit Segelbootform

Auf einer Scheibe wurden 10^7 kleine Stapelfehler/cm² festgestellt. Etwa 1 % davon wiesen die Segelbootform auf, somit waren ca. 10^5 Segelboot-Stapelfehler/cm² vorhanden. Nach Tab. III sollten im Mittel ca. 10 % der Ein-Emitter-Transistoren einen Segelboot-Stapelfehler enthalten und somit wegen eines pipes ausfallen. Gemessen wurden 7 % pipe-Ausfälle bei Ein-Emitter-Transistoren.

Diese Beispiele sollen zeigen, daß durch diese groben Abschätzungen recht gut der Zusammenhang zwischen Kristallfehlerflächendichte und pipe-Ausfällen bei einfachen Bauelementstrukturen manifestiert wird. Selbstverständlich nimmt mit zunehmendem Grad der Komplexität der Strukturen bzw. Schaltkreise allein aufgrund der größeren aktiven Transistorfläche die Ausfallwahrscheinlichkeit der Schaltung durch pipes zu. Umfangreiche Analysen der Ausbeute von Systemen und Teststrukturen (z.B. 160-Emitter-Transistor) an großen Scheibenzahlen haben unsere an wenigen Scheiben gewonnenen Ergebnisse bestätigt /40/. Durch Wahl geeigneter Ausbeuteformeln lassen sich die an einfachen Strukturen gemessenen Ausbeuten gut mit den tatsächlichen Systemausbeuten auf Scheibenebene korrelieren bzw. dadurch Systemausbeuten theoretisch abschätzen /40/.

4.2.2. Schaltkreise in OXIS-Technologie

4.2.2.1. Ergebnisse bei der "normalen" OXIS-Technologie (mit Epitaxieschicht)

Zum Unterschied zur SBC- und ASBC-Technologie wird bei der OXIS-Technologie statt einer Isolationdiffusion die elektrische Trennung der aktiven Transistorbereiche voneinander mit einem Isolationsoxid erreicht. Dazu werden die späteren aktiven Bereiche durch eine Siliziumnitridschicht (zwischen Nitrid und Silizium befindet sich noch ein ca. 50 nm dickes thermisches Oxid) abgedeckt (Abb. 21a). Darauf folgt eine Grabenätzung der nitridfreien Gebiete (Abb. 21b), in denen danach ein thermisches Isolationsoxid aufwächst (Abb. 21c). Dadurch bleiben die aktiven Bereiche als Epitaxieschicht-Inseln stehen. Bei dieser Isolationsoxidation bildet sich ein sogenannter Vogelschnabel ("birds beak") am Rand der Nitridschicht aus, weil diese teilweise von aufwachsendem Oxid unterwandert und nach oben gedrückt wird (Abb. 21c). Dies führt grundsätzlich zu lokalen mechanischen Spannungen an diesen Übergangsstellen ("Oxidrand"), da das aus der Gasphase abgeschiedene Nitrid Eigenspannungen aufweist, das wachsende Oxid gegen das Nitrid drückt und Silizium, Siliziumdioxid und Siliziumnitrid unterschiedliche thermische Ausdehnungskoeffizienten besitzen (Si : ca. $4 \cdot 10^{-6} \text{ K}^{-1}$, SiO_2 : ca. $5 \cdot 10^{-7} \text{ K}^{-1}$, Si_3N_4 : ca. $3 \cdot 10^{-6} \text{ K}^{-1}$). Spannungen führen erfahrungsgemäß im allgemeinen noch zu keinen Kristallfehlern.

Wenn aber bereits Kristallstörungen in Teilbereichen der Scheibe vor der Isolationsoxidation vorhanden waren, kam es zur Ausbildung massiver Kristalldefekte an den Oxidrändern. Abb. 22a gibt das LANG-Topogramm einer solchen Scheibe vor Ablösung der Oxid- und Nitridschicht wieder. Es sind hauptsächlich die Kontraste aufgrund der mechanischen Spannungen an den Oxidrändern der Schaltkreisstrukturen erkennbar. Überlagert sind die Kontraste von

Kristallfehlerbereichen. Nach Ablösung der Oxid- und Nitridschicht sind allein die Kontraste sichtbar, die durch die vorhandenen Kristallfehler, vor allem "Oxidrandversetzungen", erzeugt werden (Abb. 22b). Man kann nun sehr gut Schaltkreisstrukturen in Bereichen mit Schleiern und Gleitung erkennen. In den Ätzbildern stellt man dort eine hohe Dichte von Ätzgruben an den Rändern und in der Fläche der Transistoren fest (Abb. 23a). Im TEM findet man an solchen Transistoren oft Versetzungsnetzwerke enorm hoher Dichte ($> 10^9 \text{ cm}^{-2}$ in Abb. 23b). Die Versetzungen, die am Oxidrand entstanden waren, liefen in den meisten Fällen bis in den Emitterbereich des Transistors und führten zu Emitter-Kollektor-Kurzschlüssen. Der quantitative Zusammenhang zwischen der Zahl der Versetzungen in der Emitterfläche und dem Emitter-Kollektor-Sperrstrom kommt in Abb. 24 klar zum Ausdruck /41/. Aber auch eine Versetzung im Emitter, die beide pn-Übergänge kreuzte, reichte oft aus, um ein pipe zu verursachen. Beispiele dafür wurden in großer Zahl durch Lokalisierung von pipes mit der anodischen Dekoration und Untersuchung desselben Transistors im TEM gefunden (Abb. 25).

Im TEM wurde durch Burgers-Vektor-Analyse und Stereobilder die kristallographische Natur der Oxidrandversetzungen an übersichtlichen Anordnungen (Abb. 26) bestimmt. Die Versetzungen liegen überwiegend parallel zur Oxid-Nitridkante, sind vom 60° -Typ und haben Burgers-Vektoren, die 45° zur (001) Oberfläche geneigt sind. Bei übersichtlichen Anordnungen wie in Abb. 26 liegt Gleitung auf (111)-Ebenen vor. Bei komplizierten Netzwerken wie in Abb. 23b könnten auch andere Gleitsysteme z.B. in oberflächenparallelen (001)-Ebenen wirksam werden, wie dies von MADER /42/ bei Versetzungsanordnungen in stark As-implantierten Strukturen vorgeschlagen wurde. Dies würde erklären, warum hier die Versetzungen praktisch im gesamten Transistor anzutreffen sind. Bei ausschließlicher Gleitung auf (111)-Ebenen

können die am Oxid-Nitridrand erzeugten Versetzungen nicht an die beobachteten Positionen im Inneren der Transistorstrukturen kommen.

Allgemein war zwischen der geometrischen Form der Strukturen und dem Auftreten von Oxidrandversetzungen ein deutlicher Zusammenhang erkennbar. Lange balkenförmige Strukturen waren häufiger von Oxidrandversetzungen befallen als kleine quadratische Strukturen.

Stapelfehler spielten bei der OXIS-Technologie nur eine untergeordnete Rolle. Im Isolationoxidbereich kamen sie zwar häufig in Konzentrationen bis zu 10^6 cm^{-2} vor, in den elektrisch aktiven Bereichen wurden aber nur sehr selten große Stapelfehler gefunden. Diese stammten dann von der Epitaxie. An den Isolationoxidrändern gewachsene Stapelfehler reichten oft 1 bis 2 μm weit in die Transistorgebiete hinein. Bei "oxidnahen" Emittern⁺) drangen sie aber nie bis in den Emitterbereich ein. Nur bei "oxidbegrenzten" Emittern⁺) führten solche Rand-Stapelfehler tatsächlich zu pipe-Ausfällen (Abb. 27). Aufgrund ihrer geringen Dichte stellten sie aber kein ernstes Problem dar.

4.2.2.2. Ergebnisse beim 3 D-OXIS-Prozeß (ohne Epitaxieschicht)

Beim 3 D-Prozeß traten Oxidrandversetzungen in weitaus geringerem Maße auf (Abb. 28). Dies konnte eindeutig auf den fehlenden Epitaxieprozeß zurückgeführt werden. Es gab weder Schleierbereiche noch ausgedehnte Gleitbereiche, die für Scheiben nach dem Epitaxieprozeß typisch waren (siehe 4.2.2.1.). Die Ätzbilder und TEM-Aufnahmen zeigten auch um Größenordnungen niedrigere Versetzungsdichten in den Transistoren, in denen überhaupt Oxidrand-

⁺) Bei "oxidnahen" Emittern wie z.B. in Abb. 23b liegt zwischen Emitter und Oxidisolation noch ein Streifen Basisgebiet, bei "oxidbegrenzten" Emittern wie in Abb. 25 und 27 schließt das Isolationoxid praktisch direkt am Emitter an.

versetzungen vorkamen, als bei den "normalen" OXIS-Scheiben (vergleiche Abb. 23b und 33). Aber auch hier verursachten einzelne Versetzungen bereits pipes.

Neben den Oxidrandversetzungen wurden gelegentlich auch Versetzungsbögen beobachtet (Abb. 29a), die bei einigen Scheiben bzw. Chargen zu einem erheblichen Anteil an pipes Anlaß gaben. Diese Versetzungsbögen wurden nur im Emitterbereich der Transistoren gefunden und waren z.B. bei Multi-Emittertransistorstrukturen meist in einer Reihe angeordnet (Abb. 29b). Wir nehmen an, daß hier die mechanischen Spannungen an den Nitridrändern der Emitterfenster den Gleitprozeß einzelner Versetzungen während der Emitterdiffusion beeinflußt haben. Nach HU et al /43/44/ können solche Versetzungsbögen durch Abspaltung von Versetzungssegmenten von einer einzelnen gleitenden Versetzung erzeugt werden (Abb. 30).

4.2.2.3. Korrelation zwischen Versetzungen und Transistor-Sperrkennlinien

An einigen Scheiben mit schlechter Ausbeute aus dem 3 D-OXIS-Prozeß haben wir eine detaillierte Charakterisierung der elektrischen Parameter von Testtransistorstrukturen und der in diesen Transistoren enthaltenen Kristallfehler durchgeführt /45/. Die elektrischen Messungen erfaßten die Emitter-Kollektor-Kennlinie sowie die Sperrkennlinie der Emitter-Basis- und Basis-Kollektor-Diode. Zur Ergänzung der elektrischen Parameter kam noch die anodische Dekoration hinzu. Diese Untersuchung hatte folgende Ziele:

- a) Es sollte der I_{CEO} -Bereich ermittelt werden, ab dem eine Färbung des Emitters bei der anodischen Dekoration eintritt.

- b) Es sollte geklärt werden, ob hier bei pipes die Kristallfehler (hier meist Versetzungen) die Emitter-Kollektor-Kennlinie und die Dioden-Kennlinien des Transistors verschlechtern oder nur die Emitter-Kollektor-Kennlinie. Im ersten Fall wäre ein dominierender Einfluß der Dekoration des Kristallfehlers durch Fremdatome anzunehmen und somit erhöhte Sperrstromgeneration, im zweiten Fall eine beschleunigte Diffusion ("pipe-Diffusion") von Dotierstoff entlang des Kristallfehlers und somit ein echter Kurzschluß.
- c) Welchen Einfluß der Versetzungstyp (Schrauben- bzw. Stufenversetzung) auf b) hat.

Eine Färbung der Emitter bei der anodischen Dekoration tritt auf, wenn der gemessene I_{CEO} -Wert 10^{-6} bis 10^{-5} A (4 bis 40 A/cm²) beim Ein-Emittertransistor übersteigt. Multi-Emittertransistoren mit I_{CEO} -Werten in dieser Höhe enthalten im allgemeinen auch nur ein bis zwei dekorierte Emitter, andernfalls liegen die I_{CEO} -Werte höher. Die Ansprechgrenze der anodischen Dekoration von ca. 10^{-6} A entspricht gerade jener Sperrstromgrenze der Transistoren, ab der in den Prüfautomaten Speicherbausteine als Ausfall klassifiziert werden.

Abb. 31a zeigt ein Histogramm der Emitter-Kollektor-Sperrströme des Multi-Emitter-Testtransistors (hier mit 320 parallel geschalteten Emittern, Emittergesamtfläche 10^4 µm²), Abb. 31b die Verteilung für den Ein-Emittertransistor (ca. 25 µm² Emitterfläche). Der Multi-Emittertransistor weist drei Häufungsbereiche auf, der Ein-Emittertransistor zwei. Der Häufungsbereich mit den kleinen I_{CEO} -Werten (10^{-9} A bzw. 10^{-12} A) entspricht offensichtlich den guten Transistoren. Die Häufungsbereiche bei höheren I_{CEO} -Werten hängen mit Kristallfehlern zusammen. Transistoren mit einer Emitter-Kollektor-Kennlinie mit pipe-Charakteristik zeigten im allgemeinen "harte" Dioden-Kennlinien (Abb. 32). Nur in Ausnahmefällen war eine runde Basis-Kollektor- bzw. Emitter-Basis-Kennlinie festzustellen.

Nach einer Analyse der Kristallfehler in den untersuchten Transistoren im TEM konnten folgende Zusammenhänge mit den elektrischen Meßergebnissen hergestellt werden:

- 1) Transistoren mit I_{CEO} -Werten über 10^{-5} A (bei $U_{CE} = 1,5$ V) enthielten sehr viele Versetzungen (etwa wie in Abb. 23b) oder massive Einzeldefekte wie Mikrorisse (Abb. 33a), die beide pn-Übergänge durchdrangen.
- 2) Bei I_{CEO} -Werten zwischen 10^{-7} und 10^{-5} A wurden 1 bis 4 Versetzungen gefunden, die beide pn-Übergänge durchstießen (Abb. 33b).
- 3) Wenn Transistoren keine Versetzungen enthielten, welche beide pn-Übergänge durchdrangen, lagen die I_{CEO} -Werte ähnlich wie bei völlig kristallfehlerfreien Transistoren (meist bei 10^{-13} bis 10^{-11} A bei Ein-Emittertransistoren).
- 4) Versetzungen, die nur den Emitter-Basis- oder Basis-Kollektor-pn-Übergang kreuzten, beeinflussten die zugehörigen Dioden-Kennlinien innerhalb der Meßgenauigkeit nicht.

Diese Ergebnisse sprechen bei den hier diskutierten Transistorstrukturen für eine Entstehung der Emitter-Kollektor-Kurzschlüsse durch eine pipe-Diffusion. Falls Fremdatomanlagerung ("Dekoration") bei den Versetzungen eine dominierende Rolle spielen würde, sollte auch eine Beeinflussung der einzelnen Emitter-Basis- und Basis-Kollektor-Diodenkennlinien erkennbar sein. Dies wurde nur in Ausnahmefällen, z.B. bei Mikrorissen in den Transistoren, beobachtet.

Tatsächlich konnten auch bei den TEM-Untersuchungen keinerlei Anzeichen für eine Dekoration der Versetzungen wahrgenommen werden. Die Analysen des Versetzungstyps ergaben eindeutig, daß die pipe-Ausfälle auch hier so wie bei der ASBC-Technologie durch Versetzungen mit überwiegendem Stufencharakter (60° -Typ) verursacht waren.

Schraubenversetzungen wurden hier allerdings allgemein kaum gefunden.

4.2.3 Schaltkreise in SBC-Technologie

Abb. 34a zeigt die Ausbeuteverteilung eines Schaltkreises (Video-ZF-Verstärker) nach der Messung auf Scheibenebene. Die schlechten Systeme sind durch einen dunklen Punkt gekennzeichnet ("geinkt"). Gute Systeme findet man nur in einem größeren Abstand zum Scheibenrand. Betrachtet man das LANG-Topogramm einer solchen Scheibe (Abb. 34b), fällt eine besonders starke Häufung von Kontrasten im Scheibenrandbereich auf. Die Kontraste stammen hauptsächlich von Versetzungsanordnungen hoher Dichte, die auf Randleitung zurückzuführen sind. Eine grobe Zuordnung zwischen Systemausbeute und Kristallfehlerverteilung in der Scheibe ist hier offensichtlich, gute Systeme findet man praktisch nur im ungestörten zentralen Bereich der Scheibe.

Eine eindeutige Zuordnung fanden wir dagegen an Testtransistoren mit einem $20 \times 40 \mu\text{m}^2$ großen Emitter, die in jedes System zusätzlich zur Schaltkreisstruktur eingeblen- det waren. Abb. 34c gibt das Meßergebnis der Emitter- Kollektor-Sperrkennlinien wieder. Abb. 34d zeigt, in welchem dieser Testtransistoren durch eine SIRTIL-Ätzung Versetzungen gefunden wurden. Nahezu jeder Transistor, der eine Versetzung enthält, weist ein pipe auf.

Eine genauere Betrachtung des Ätzbildes solcher Einzeltransistoren mit pipe läßt sehr viele feine linienförmige Ätzstrukturen erkennen (Abb. 35a), die in guten Transistoren nicht beobachtet wurden (Abb. 35b).

Durch TEM-Untersuchungen kam zutage /41/, daß Fehlpassungsversetzungen und helixartige Versetzungen diese eigenartigen Ätzstrukturen hervorriefen (Abb. 36). Die helixartigen Versetzungen traten in mehreren Formen auf: a) mit relativ großem Windungsabstand und -durchmesser (Abb.37a); b) mit sehr unregelmäßiger Form, wobei einzelne dipolartige Segmente bis zu $1 \mu\text{m}$ Länge aufweisen konnten (Abb.37b);

c) aufgelöst in eine Reihe von Versetzungsringen (Abb. 37c). Die Fehlpassungsversetzungen und helixartigen Versetzungen haben denselben Burgers-Vektor. In den Stereo-Aufnahmen war zu erkennen, daß die Fehlpassungsversetzungen sehr nahe an der Oberfläche lagen, die helixartigen Versetzungen verliefen geneigt zur Oberfläche (Abb. 38). Die Fehlpassungsversetzungen wirkten sich elektrisch nicht nachteilig aus, dagegen verursachten die helixartigen Versetzungen pipes mit sehr hohen Sperrstromwerten (10^{-4} bis 10^{-3} A bei $U_{CE} = 5$ V), wenn sie die Basis völlig kreuzten oder einzelne lange Segmente wie in Abb. 37b die pn-Übergänge durchstießen. Bei diesen pipes spielte auch Dekoration der Versetzungen eine wesentliche Rolle. Abb. 39 zeigt Versetzungen, deren unregelmäßiger punktförmig verstärkter Kontrast auf ca. 10 bis 30 nm große Ausscheidungen zurückzuführen ist.

Zu den helixartigen Versetzungen und Fehlpassungsversetzungen wurden noch folgende Beobachtungen gemacht:

- a) Sie kamen nur in Bereichen mit hoher Phosphorkonzentration vor (Emitterdiffusion).
- b) Sie beschränkten sich auf die Gleitbereiche der Scheiben.
- c) Sie konnten erst nach der Emitter-Nachoxidation⁺ gefunden werden.
- d) Die helixartigen Versetzungen durchstießen immer in Emitterrandnähe die Systemoberfläche (Abb. 36).
- e) Die helixartigen Versetzungen sind vom Zwischengitteratomtyp, d.h. sie sind durch Anlagerung von Siliziumzwischengitteratomen an Schraubenversetzungen hervorgegangen (siehe unten).

⁺) Bei diesen Schaltkreisen besteht die Emitterdiffusion aus der Belegung und Nachoxidation. Zwischen diesen Schritten werden die Scheiben auf Raumtemperatur abgekühlt und das Phosphorglas abgelöst.

Die Entstehung dieser Versetzungen erklären wir uns folgendermaßen (siehe dazu auch Abb. 40):

Während der Emitterdiffusionsprozesse gleiten Versetzungen durch die hoch phosphor-dotierten Bereiche. Antriebskräfte sind mechanische Spannungen aufgrund von Temperaturgradienten während der Abkühl- und Aufheizphase. Das obere Ende der gleitenden Versetzung wird am Emitterring festgehalten bzw. seine Gleitgeschwindigkeit stark herabgesetzt, der Versetzungsteil im Scheibenvolumen gleitet normal weiter. Dadurch erhält der schräg im Emitter liegende Versetzungsteil überwiegend Schraubencharakter (Burgers-Vektor nahezu parallel zur Versetzungslinie). Durch Anlagerung von Si-Zwischengitteratomen wandelt sich die Schraubenversetzung in eine helixartige Versetzung um.

Die helixartigen Versetzungen wirken als Versetzungsquellen für die Fehlpassungsversetzungen, welche die von der Phosphordiffusion herrührenden mechanischen Spannungen abbauen /46/. Die Fehlpassungsversetzungen wachsen durch Kletterprozesse (Anlagerung überschüssiger Si-Zwischengitteratome) zu ihrer endgültigen Größe. Dies schließen wir aus dem oberflächenparallelen Burgers-Vektor und der Anordnung dieser Versetzungen, die häufig von den energetisch bevorzugten $\langle 110 \rangle$ Kristallrichtungen abweicht.

Diese Beobachtung von helixartigen Versetzungen vom Zwischengitteratomtyp, die nur in Gebieten hoher Phosphorkonzentration und in deren naher Umgebung (einige μm zur Seite und in die Tiefe) vorkommen, wirft ein völlig neues Licht auf den Mechanismus der Phosphordiffusion /47/48/. Diese Ergebnisse sprechen nämlich dafür, daß eine hohe Konzentration an Si-Zwischengitteratomen bei der P-Diffusion auftritt. Bisher wurde dabei ohne experimentellen Nachweis eine hohe Leerstellenkonzentration angenommen und verschiedene Erscheinungen, wie z.B. der Emitterdip-Effekt /49/, d.h. eine beschleunigte Diffusion des Bors im Basisbereich unter dem Emitter, im Sinne einer erhöhten Leerstellenkonzentration interpretiert.

Außer pipe-Ausfällen verursachten die Versetzungen bei diesen Schaltkreisen auch Prasselausfälle. Abb. 41 zeigt das Röntgentopogramm einer Scheibe mit ausgedehnten Gleitbereichen. In den Gleitbereichen R 1 und R 2 fielen 55 % der Schaltkreise wegen zu hoher Prasselspannung aus, im gleitungsfreien Bereich M wurden nur 5 % Prasselausfälle registriert.

Bei den Schaltkreisen der SBC-Technologie traten Stapelfehler als Ausfallursache von Transistoren im Gegensatz zur ASBC-Technologie kaum in Erscheinung. Während in den Bereichen ohne buried layer-Diffusion manchmal Stapelfehlerkonzentrationen bis zu 10^5 cm^{-2} gefunden wurden, waren in den buried layer-diffundierten Gebieten, in denen die eigentlichen aktiven Transistorbereiche liegen, nur wenige oder meist überhaupt keine Stapelfehler zu beobachten (Abb. 42). Ein Großteil der auftretenden Stapelfehler wies eine Dreieckanordnung auf, welche typisch für Epitaxie-Stapelfehler ist.

Die für die ASBC-Technologie typischen kleinen Stapelfehler in der Basis kamen nur höchst selten und dann in sehr geringer Dichte vor. Auch sie stellten kein Problem für die Ausbeute dar.

4.2.4. Schaltkreise mit Ionenimplantierten Strukturen

Im Berichtszeitraum wurden bei der ASBC-Technologie einige Diffusionsprozesse (buried layer, Basis, Basiskontakt) auf Ionenimplantation umgestellt. Bei der OXIS-Technologie war die Ionenimplantation für diese Prozesse zum Teil von Anfang an vorgesehen. Darüber hinaus wurde bei einigen OXIS-Schaltkreisen auch der Emitter implantiert.

Generell konnten wir beobachten, daß durch die Ionenimplantation bei den hier untersuchten Schaltkreisen bis auf Ausnahmen keine Verschärfung des Kristallfehlerproblems eintrat.

Bei Höchsthfrequenztransistoren (z.B. 60 MHz-Antennenverstärker) mit Basis- und Emitter-Implantation haben wir an den Emitterrändern bis zu 10 μm lange und 2 μm tiefe Mikrorisse gefunden (Abb.43a). Diese führten direkt zu massiven pipes. Kleinere Mikrorisse oder Vorstufen zu Mikrorissen (Abb.43b), die wegen ihrer geringen Tiefenausdehnung ($\leq 0,5 \mu\text{m}$) noch keine pipes verursachten, ergaben Ausfälle bei Langzeitprüfungen. Diese wurden im Betrieb des Bauelementes unter Temperaturbelastung (320 - 490°C) durchgeführt. Wir vermuten: 1) Daß sich dabei aufgrund der mechanischen Spannungen von Passivierungsschichten und/oder der Kapselung der Bauelemente die Risse vergrößern. 2) Daß außerdem im Spannungsfeld der Mikrorisse metallische Verunreinigungen rascher diffundieren bzw. bevorzugt ausgeschieden werden können und dadurch diese elektrischen "Langzeitausfälle" verursacht werden. Als Ursache der Mikrorisse vermuten wir eine Wechselwirkung zwischen Ionenimplantationsdefekten und den mechanischen Spannungen an den Siliziumnitridkanten der Emitterränder (Das 120 nm dicke Nitrid dient zur Maskierung und Oberflächenpassivierung). Die Nitriddicke und die Emitter-Ausheilbedingungen spielen eine wichtige Rolle. Durch Verringerung der Nitriddicke und Änderung der Emitter-Ausheilbedingungen konnten die Mikrorisse vermieden werden.

4.3. MOS-Schaltkreise

4.3.1. Korrelation zwischen Kristallfehlern und Leckstrom bzw. Speicherzeit

Die Untersuchungen konzentrierten sich hier auf die n-Kanal-silicon-gate-Technologie⁺), in der ein dynamischer 4096 bit-Speicher mit wahlfreiem Zugriff hergestellt wurde. Für solche dynamischen MOS-Schaltkreise spielen Leckströme und Speicherzeiten, die von Kristallfehlern wesentlich beeinflusst werden /50/, eine bedeutende Rolle.

⁺) Wir haben keine Auswirkungen von Kristallfehlern auf Schaltkreise in p-Kanal-Aluminium-gate-Technologie festgestellt. In dieser Technik wurden praktisch nur statische Schaltkreise hergestellt, bei denen die Leckströme nicht so kritisch waren. Außerdem wiesen die untersuchten Scheiben mit Systemen und Teststrukturen nur sehr wenig Versetzungen und fast überhaupt keine Stapelfehler auf. Dies führen wir auf die niedrigen Prozeßtemperaturen ($< 1000^\circ\text{C}$) zurück.

Abb. 44 zeigt die Sperrkennlinie einer Diode ohne Stapelfehler und mit vielen Stapelfehlern innerhalb der Diodenfläche. Innerhalb einer Scheibe ergab sich meistens eine sehr gute Korrelation zwischen der Höhe des Diodensperrstroms und der Anzahl der Stapelfehler in der Diode. Auf mehrere Scheiben oder Chargen bezogen war keine gute Korrelation ersichtlich.

Die Temperaturabhängigkeit des Sperrstroms ist bei Dioden mit Stapelfehlern weitaus geringer als bei Dioden ohne Stapelfehler.

Zwischen dem Sperrstrom von Dioden I_R und der Speicherzeit t_{rel} von MOS-Kondensatorstrukturen wurde ein klarer Zusammenhang gefunden. Abb. 45 enthält die Werte für I_R^{-1} und t_{rel} , gemessen an verschiedenen, eng benachbarten Strukturen, über den Durchmesser einer 2 1/4"-Scheibe. Ähnlich wie für den Diodensperrstrom spielen für die Speicherzeit eines MOS-Kondensators Generationszentren in der Raumladungszone eine entscheidende Rolle. Als solche sind auch Kristallfehler anzusehen. An einer Charge von 50 Scheiben konnte der Zusammenhang zwischen Speicherzeit von MOS-Kondensatoren und Anzahl der Stapelfehler in der 400 μm x 400 μm großen Kondensatorfläche demonstriert werden (Abb. 46). Auf jeder Scheibe wurden drei Kondensatoren vermessen und die darin enthaltene Stapelfehleranzahl durch SIRTIL-Ätzung bestimmt /50/. Die Temperaturabhängigkeit der Speicherzeit nimmt mit zunehmender Anzahl von Stapelfehlern in den Kondensatoren deutlich ab (Abb. 47).

An den 4096 bit-Speicherbausteinen waren im allgemeinen keine so eindrucksvollen Zusammenhänge zwischen Systemausbeute und Stapelfehlerdichte und -verteilung zu finden. Dazu waren zuviele andere Fehlerursachen für den Ausfall der Systeme überlagert. An einzelnen Scheiben ergab sich jedoch auch bei der Systemausbeute ein solcher Zusammenhang /50/. Abb. 48 liefert ein Beispiel für eine Scheibe, bei der die beiden guten Systeme im Bereich ohne Stapel-

fehler liegen. Ebenso wiesen Bereiche von Scheiben mit hoher Versetzungsdichte im allgemeinen keine guten Systeme auf.

An gekapselten 4096 bit-Speicherbausteinen waren wir anhand der "Bitkartendarstellung" in der Lage, in sehr vielen Fällen eine 1:1 Korrelation zwischen Refreshausfällen und Kristallfehlern zu finden. Für die Kristallfehleranalyse verwendeten wir dazu die Ätzung und Elektronenmikroskopie, für welche die Chip-Präparation (siehe 2.3.4.) eingesetzt wurde.

Abb. 49 zeigt einen Ätzbildausschnitt einer Speichermatrix, bei der Versetzungsätzgruben in Form eines Bandes gehäuft auftreten. Entlang dieses Bandes sind auch größtenteils die Speicherzellen bei der Refreshmessung ausgefallen.

Die TEM-Aufnahme in Abb. 50 veranschaulicht dieses Ergebnis noch deutlicher. Kondensator B enthält die meisten Versetzungen, er gehörte zu einem Refreshausfall bei 40°C. Kondensator D weist schon weniger Versetzungen auf und fiel auch erst bei 70°C aus. Die praktisch kristallfehlerfreien Kondensatoren A und C waren bei der Refreshprüfung in Ordnung.

Eine ähnlich klare Zuordnung wurde auch öfters für Stapelfehler gefunden. In Abb. 51 liegt jeweils ein Stapelfehler in den Speicherzellen A und B mit Refreshausfall, alle übrigen Speicherzellen sind frei von Kristallfehlern und bestanden die Refreshprüfung.

Insgesamt ist aber der Zusammenhang zwischen Kristallfehlern und Refreshausfällen bzw. Speicherzeiten von MOS-Schaltkreisen nicht so zwingend wie jener zwischen Kristallfehlern und pipes bei bipolaren Schaltungen. Allgemein haben wir festgestellt, daß Refreshausfälle bzw. geringe Speicherzeiten auftreten, wenn

- Versetzungen und/oder Stapelfehler in lokaler Häufung vorkommen
- einzelne Stapelfehler bei insgesamt geringer Stapelfehlerdichte in den Speicherzellen liegen.

Bei einer gleichmäßig verteilten hohen Stapelfehlerdichte von 10^5 cm^{-2} kamen durchaus viele gute Speichersysteme auf den Scheiben vor.

Diese zunächst widersprüchlichen Ergebnisse lassen sich aber vernünftig interpretieren, wenn man als zusätzlichen Faktor Verunreinigungen berücksichtigt, die in mehr oder minder hoher Konzentration an den Kristallfehlern angelagert werden und deren mittlere Konzentration von Scheibe zu Scheibe und Charge zu Charge schwanken kann.

4.3.2. Der Einfluß von Verunreinigungen auf Leckstrom bzw. Speicherzeit

Durch TEM-Untersuchungen konnten wir nachweisen, daß zwischen dem Ausmaß der Dekoration von Kristallfehlern und der Speicherzeit ein klarer Zusammenhang besteht. Abb.52a zeigt als Beispiel einen Mehrfachstapelfehler in einem MOS-Kondensator mit sehr kleiner Speicherzeit, dessen Partialversetzungen durch angelagerte winzige Ausscheidungen (10 bis 50 nm) dekoriert sind (Abb. 52b). In der gleichen Scheibe befindliche Stapelfehler, die in Kondensatoren mit größeren Speicherzeiten lagen, ließen ein geringeres Ausmaß an Dekoration der Partialversetzungen erkennen. In den hier untersuchten Scheiben konnte niemals eine Dekoration der Fläche von Stapelfehlern beobachtet werden. Dies wurde gelegentlich in der Literatur berichtet /13/ 14/.

Ähnlich wie bei den bipolaren Schaltkreisen (4.2.1.) waren komplizierte Stapelfehler stärker dekoriert als einfache. Dies liegt wohl daran, daß komplizierte Defekte aufgrund ihres größeren Spannungsfeldes stärkere Senken für Verunreinigungen darstellen als einfache Stapelfehler.

Durch Neutronenaktivierungsanalyse konnten in Scheiben mit dekorierten Stapelfehlern Kupfer und Eisen in mittleren Konzentrationen bis zu 10^{14} cm^{-3} nachgewiesen werden. Wir nehmen an, daß es vor allem diese metallischen Verunreinigungen sind, welche zu der im TEM beobachtbaren Dekoration von Stapelfehlern führen.

5. Entstehung von Kristallfehlern bei den Bauelementeherstellungsprozessen

Kristallfehler entstehen sowohl während des Kristallzuchtprozesses als auch während der Hochtemperaturprozesse, die zur Herstellung eines Halbleiterbauelementes wie z.B. eines integrierten Schaltkreises durchgeführt werden müssen. Man unterscheidet deshalb Wachstums- und prozeßinduzierte Kristallfehler. Im Rahmen dieses Vorhabens werden nur prozeßinduzierte Kristallfehler besprochen.

Besonders eingehend studierten wir die ASBC- und OXIS-Technologie. Sehr viele Ergebnisse aus diesen Untersuchungen waren auch auf die anderen Technologien übertragbar, da es sich dabei um prinzipielle Phänomene von Epitaxie-, Oxidations- und Diffusionsprozessen handelt.

5.1. Kristallfehlerentstehung bei der ASBC-Technologie

5.1.1. Röntgentopographische Prozeßkontrolle

Abb. 53 zeigt als Beispiel, wie sich an ein und derselben Scheibe im Laufe der Hochtemperaturprozesse die röntgentopographischen Kontraste von Kristallfehlern entwickeln und verändern. In der Ausgangsscheibe (Abb. 53a) sind praktisch noch keine Kristallfehlerkontraste erkennbar. Nach der buried layer-Diffusion treten ringartige Kontraste auf (Abb. 53b), die von Sauerstoffausscheidungen und davon induzierten Kristallfehlern herrühren⁺⁾ .

⁺⁾ Wegen der Ähnlichkeit dieses Kontrastmusters mit jenem der Swirldefekte in zonengezogenem Silizium /38/39/ werden diese Kristallfehler häufig auch als swirlartige Defekte bezeichnet.