

Bundesministerium für Forschung und Technologie
Forschungsbericht (403-7291-NT 665)

Kristallfehler in hochintegrierten Schaltkreisen
aus Silizium

von

B.O. Kolbesen
K.R. Mayer ¹⁾

Siemens AG
Unternehmensbereich Bauelemente
München

März 1979

¹⁾Neue Anschrift: Fa. Faselec, CH-8134 Adliswil, Schweiz

Kristallfehler in hochintegrierten Schaltkreisen
aus Silizium

Siemens AG
Unternehmensbereich Bauelemente
Grundlagenentwicklung Halbleitermaterial-Physik
München, März 1979

Abteilungsleiter
Dr. Jürgen Krauß

Projektleiter
Dr. Kurt Mayer¹⁾
Dr. Bernd Kolbesen

Bearbeiter

Dr. Helmut Föll^{2) 3)}
Dr. Bernd Kolbesen
Dr. Kurt Mayer¹⁾
Gottfried Schuh
Dr. Helmut Strack⁴⁾
Dr. Horst Strunk²⁾

- 1) Neue Anschrift: Fa. Faselec, CH-8134 Adliswil, Schweiz
- 2) Max-Planck-Institut für Metallforschung, Institut für Physik, Stuttgart
- 3) Neue Anschrift: Fa. IBM, Thomas J. Watson Research Center, Yorktown Heights, NY 10598, USA
- 4) Siemens AG, Unternehmensbereich Bauelemente, Werk für Integrierte Schaltungen, München

* Vertrieb und Verkauf nur durch ZLDI, Postfach 860880, 8000 München 86

1. Berichtsnummer	2. Berichtsart Abschlußbericht	3.
4. Titel des Berichts Kristallfehler in hochintegrierten Schaltkreisen aus Silizium		
5. Autor(en) (Name, Vorname(n)) Kolbesen Bernd O. Mayer Kurt R.		6. Abschlußdatum März 1979
		7. Veröffentlichungsdatum
8. Durchführende Institution (Name, Adresse) Siemens AG Unternehmensbereich Bauelemente Grundlagenentwicklung Halbleitermaterialphysik Balanstraße 73 8000 München 80		9. Ber.Nr./Auftragsnummer
		10. Förderungskennzeichen BMFT - NT 665
		11. Seitenzahl 143
		13. Literaturangaben 86
		14. Tabellen 5
		15. Abbildungen 71
12. Fördernde Institution (Name, Adresse) Bundesministerium für Forschung und Technologie (BMFT) Postfach 120370 5300 Bonn 12		
16. Zusätzliche Angaben		
17. Vorgelegt bei (Titel, Ort, Datum)		
18. Kurzfassung (Gliederung s. Hinweise) Bei integrierten Schaltkreisen in bipolaren und MOS-Technologien wurde der Einfluß von prozeßinduzierten Kristallfehlern auf die Ausbeute untersucht. Die Kristallfehler wurden durch Ätzung und Röntgentopographie erfaßt und ihre Detailstruktur mit der Hochspannungs-Elektronenmikroskopie studiert. Die Form der Emitter-Kollektor-Sperrkennlinie und die Speicherzeit dienten bei bipolaren bzw. MOS-Strukturen als wichtigste elektrische Beurteilungskriterien. Spezielle Arten von Stapelfehlern und Ver- setzungen, die bei der Epitaxie und bestimmten Oxidations- und Diffusionsprozessen entstanden, waren die Hauptursache für Emitter-Kollektor-Kurzschlüsse ("pipes") bei bipolaren Schaltkreisen. Große Stapelfehler aus dem Dickoxidationsprozeß führten zu geringen Speicherzeiten von MOS-Kondensatoren. Bei den Bauelementeprozessen eingeschleppte metallische Verunreinigungen verstärken den schädlichen Einfluß der Kristallfehler erheblich. Durch Variation von Prozeßparametern oder Getterverfahren ließen sich die Kristallfehlerdichten zum Teil wirk- sam reduzieren.		
19. Schlagwörter Integrierte Schaltkreise, Bipolar-, MOS-Technologie, Ausbeute- analyse, Emitter-Kollektor-Kurzschlüsse, Speicherzeiten, pro- zeßinduzierte Kristallfehler, Entstehung, Vermeidung, Getterung.		
20.	21.	22. Preis

*

1. Report No.	2. Type of Report Final Report	3.
4. Report Title Crystal defects in large scale integrated circuits of silicon		
5. Author(s) (Family Name, First Name(s)) Kolbesen Bernd O. Mayer Kurt R.		6. Report Date March, 1979
		7. Publication Date
8. Performing Organization (Name, Address) Siemens AG Unternehmensbereich Bauelemente Grundlagenentwicklung Halbleitermaterial- physik Balanstr. 73 8000 München 80		9. Originator's Report No.
		10. BMFT-Reference No. BMFT - NT 665
		11. No. of Pages 143
		13. No. of References 86
12. Sponsoring Agency (Name, Address) Bundesministerium für Forschung und Technologie (BMFT) Postfach 120370 5300 Bonn 12		14. No. of Tables 5
		15. No. of Figures 71
16. Supplementary Notes		
17. Presented at (Title, Place, Date)		
18. Abstract The influence of process-induced crystal defects on the yield of large-scale integrated circuits in bipolar and MOS technologies was investigated. Crystal defects were located by etching and X-ray topography and studied in detail by high-voltage electron microscopy. The mode of the emitter-collector reverse characteristics and the storage time served as main valuation criteria for bipolar and MOS structures respectively. Particular species of stacking faults and dislocations generated during epitaxy and certain oxidation and diffusion processes were found to be the main cause of emitter-collector shorts ("pipes") in bipolar circuits. Large stacking faults produced in the thick oxide process caused small storage times of MOS capacitors. Metallic impurities which originated from device processing considerably enhanced the detrimental influence of crystal defects. By variation of process parameters or gettering methods the density of crystal defects could partly be effectively reduced.		
19. Keywords Integrated circuits, bipolar, MOS technology, yield analysis, emitter-collector shorts ("pipes"), storage time, process-induced crystal defects, formation, elimination, gettering		
20.	21.	22. Price *

Inhaltsverzeichnis

	Seite
1. Einteilung und Aufgabenstellung	8
1.1. Allgemeine Gesichtspunkte	8
1.2. Ausbeute bestimmende Faktoren bei integrierten Schaltkreisen	8
1.3. Kristallfehler in integrierten Schaltkreisen: Wissensstand am Beginn des Projektes	9
1.4. Aufgabenstellung	11
2. Untersuchungsmethoden	14
2.1. Elektrische Messungen	14
2.1.1. Bipolare Schaltkreise	14
2.1.2. MOS-Schaltkreise	15
2.2. Elektrochemische Untersuchungsverfahren	16
2.3. Methoden zur Kristallfehleruntersuchung	18
2.3.1. Ätzung	20
2.3.2. Röntgentopographie	21
2.3.3. Transmissions-Elektronenmikroskopie (TEM)	22
2.3.4. Großflächige Dünnätzung von Silizium für die Transmissions-Elektronenmikroskopie	24
2.4. Radiochemische Analyse von Verunreinigungen	25
3. Übersicht über untersuchte Schaltkreistypen und -technologien	26
3.1. Bipolare Schaltkreise und Technologien	26
3.2. MOS-Schaltkreise und Technologien	28
4. Prozeßinduzierte Kristallfehler in integrierten Schaltkreisen: ihre Erfassung und Korrelation mit elektrischen Eigenschaften	29
4.1. Silizium-Ausgangsmaterial	29

	Seite
4.2. Bipolare Schaltkreise	30
4.2.1. Schaltkreise in ASBC-Technologie	30
4.2.1.1. Erfassung der Kristallfehler mit Röntgentopographie und Ätzung	30
4.2.1.2. Detailuntersuchungen im TEM	32
4.2.1.3. Korrelationen zwischen Kristallfehlern und Emitter-Kollektor-Kurzschlüssen	33
4.2.2. Schaltkreise in OXIS-Technologie	38
4.2.2.1. Ergebnisse bei der "normalen" OXIS-Technologie (mit Epitaxie-Schicht)	38
4.2.2.2. Ergebnisse beim 3 D-OXIS-Prozeß (ohne Epitaxieschicht)	40
4.2.2.3. Korrelationen zwischen Versetzungen und Transistor-Sperrkennlinien	41
4.2.3. Schaltkreise in SBC-Technologie	44
4.2.4. Schaltkreise mit ionenimplantierten Strukturen	47
4.3. MOS-Schaltkreise	48
4.3.1. Korrelation zwischen Kristallfehlern und Leckstrom bzw. Speicherzeit	48
4.3.2. Der Einfluß von Verunreinigungen auf Leckstrom bzw. Speicherzeit	51
5. Entstehung von Kristallfehlern bei den Bauelemente-Herstellungsprozessen	52
5.1. ASBC-Technologie	52
5.1.1. Röntgentopographische Prozeßkontrolle	52
5.1.2. Gleitprozesse bei der Epitaxie	53
5.1.3. Entstehung von Stapelfehlern	54
5.1.4. Bemerkungen zur Entstehung der Sauerstoffausscheidungen	56
5.2. OXIS-Technologie	57
5.3. SBC-Technologie	58
5.4. MOS-Schaltkreise	60
5.5. Schleierdefekte bei bipolaren Schaltkreisen: ihre Ursache, Entstehung und Vermeidung	61

	Seite
5.5.1. Schleier beim ASBC-Prozeß	62
5.5.2. Verhalten der Schleier beim OXIS-Prozeß	64
5.5.3. Ursache der Schleierdefekte und ihre Vermeidung	65
5.6. Allgemeine Betrachtungen zur Entstehung von Kristallfehlern im Silizium	66
6. Vermeidung von Kristallfehlern	71
6.1. Vermeidung von Versetzungen	72
6.1.1. Ofenprozesse (Oxidation, Diffusion)	72
6.1.2. Epitaxie-Prozeß	74
6.1.3. OXIS-Prozeß	74
6.2. Vermeidung von Stapelfehlern	75
6.2.1. Variation der Prozeßparameter	75
6.2.1.1. Epitaxie-Prozeß	75
6.2.1.2. Niedrige Oxidations- und Diffusions-temperaturen	76
6.2.2. Einbau einer Rückseitengetterschicht	76
6.2.2.1. Phosphorgetterung	77
6.2.2.2. Getterung mit Nitridschichten	78
6.2.2.3. Implantierte Getterschichten	79
6.2.2.4. Polykristallines oder amorphes Silizium als Getterschicht	79
7. Verunreinigungen in den Schaltkreisen: Analyse, Quellen und Vermeidung	79
7.1. Verunreinigungen im Silizium-Ausgangsmaterial	80
7.2. Einschleppen von Verunreinigungen bei den Bauelementeprozessen	80
7.3. Vermeidung von Verunreinigungen	81
8. Zusammenfassung	84
9. Anhang	91
10. Literaturverzeichnis	93
11. Abbildungen	99

1. Einleitung und Aufgabenstellung

1.1. Allgemeine Gesichtspunkte

Integrierte Schaltkreise nehmen nahezu auf allen Gebieten der Elektronik eine Schlüsselstellung ein. Der Markt für integrierte Schaltungen wächst seit Jahren kräftig, und auch für die Zukunft werden hohe Wachstumsraten prognostiziert. Die Marktsituation ist seit langem durch einen scharfen internationalen Konkurrenzkampf gekennzeichnet, der einen außerordentlichen Preisverfall zur Folge hat. Dieser Preisverfall erfordert konsequente Bemühungen seitens der Herstellerfirmen, in gleichem Maße die Herstellungskosten durch Verbesserung der Fertigungsausbeuten zu senken. Es war das Ziel dieses Vorhabens, einen Beitrag zur Ausbeuteverbesserung bei integrierten Halbleiterschaltungen zu liefern, dessen Schwerpunkt auf den durch Kristallfehler verursachten Ausbeuteverlusten lag.

1.2. Ausbeutebestimmende Faktoren bei integrierten Schaltkreisen

Die Ausbeute von integrierten Schaltungen wird von einer Reihe völlig unterschiedlicher Faktoren beeinflusst. Sorgfältige und umfangreiche Ausbeuteanalysen zeigen /1/, daß im wesentlichen drei Faktoren bzw. Fehlertypen für die Ausbeuteminderungen verantwortlich sind⁺). Diese drei Faktoren für lokale Fehlfunktionen sind:

- Fototechnikfehler
- Metallisierungsfehler
- Kristallfehler.

⁺) Hierbei wird nur die Fehlfunktion einzelner Bauelemente und damit des gesamten integrierten Schaltkreises durch lokale, beliebig verteilte Fehler auf den Siliziumscheiben betrachtet. Dagegen sind graduelles Fehlverhalten einzelner Bauelemente...

Im Rahmen dieses Vorhabens wurden nur die Kristallfehler als ausbeutemindernder Faktor untersucht.

Die Bedeutung der Kristallfehler als Ausfallursache integrierter Schaltkreise wurde im Gegensatz zu den Fototechnik- und Metallisierungsfehlern nicht von Anfang an allgemein erkannt. Mit der fortlaufenden Verkleinerung der lateralen und vertikalen Dimensionen der Bauelementestrukturen wurde aber immer offensichtlicher, daß bestimmte elektrische Fehler, wie z.B. Emitter-Kollektor-Kurzschlüsse ("pipes") bei Transistoren und erhöhte Sperrströme von Dioden, mit Kristallfehlern zusammenhängen. Je besser man die Fototechnik und Metallisierung beherrschte, desto mehr machte sich der Einfluß der Kristallfehler auf die Ausbeute bemerkbar. Abb. 1 zeigt, welchen Anteil die drei genannten Fehlerarten an den Ausbeuteverlusten eines schnellen bipolaren Speicherbausteins mit 128 bit im Jahre 1975 hatten. Der Anteil der Ausfälle durch Emitter-Kollektor-Kurzschlüsse aufgrund von Kristallfehlern betrug fast 50 %.

Um die von wirtschaftlichen Gesichtspunkten her unbedingt notwendige, erhebliche Steigerung der Ausbeuten erzielen zu können, mußte vor allem eine Verringerung der durch Kristallfehler verursachten Ausfälle angestrebt werden.

1.3. Kristallfehler in integrierten Schaltkreisen: Wissensstand am Beginn des Projektes-----

Nahezu kristallfehlerfreie Siliziumeinkristalle standen schon seit vielen Jahren als Ausgangsmaterial für die Herstellung von Halbleiterbauelementen zur Verfügung, nachdem es schon in den 60er Jahren gelungen war, versetzungsfreie Siliziumkristalle herzustellen. Es zeigte sich aber, daß dieser fast defektfreie Zustand des Siliziums sich bei der Herstellung der Bauelemente nicht aufrecht erhalten ließ. Die Siliziumscheiben wiesen am Ende der Bauelementeherstellung immer in mehr oder minder großem Ausmaß Kristallfehler auf, die im Laufe der Hochtemperaturprozesse

entstanden waren. Diese beobachteten prozeßinduzierten Kristallfehler bestanden praktisch immer aus

- Versetzungen
- Stapelfehlern
- Ausscheidungen

oder Kombinationen dieser drei Fehlertypen⁺).

An diskreten Halbleiterbauelementen wurden schon sehr früh Zusammenhänge zwischen solchen Kristallfehlern und bestimmten elektrischen Eigenschaften der Bauelemente nachgewiesen. So konnten CHYNOWETH und PEARSON /4/ bereits 1958 einen Zusammenhang zwischen Durchbruchsmikroplasmen und Versetzungen an diffundierten pn-Übergängen zeigen. GOETZBERGER und SHOCKLEY /5/ berichteten 1960 über erhöhte Sperrströme von Dioden durch metallische Ausscheidungen, und QUEISSER und GOETZBERGER /6/ fanden 1963 beim Durchbruch von Dioden bevorzugt Mikroplasmen an den Kanten("stair-rod")-Versetzungen von Epitaxie-Stapelfehlertetraedern. Neben diesen ersten Arbeiten über die Auswirkung von Kristallfehlern auf elektrische Eigenschaften von Bauelementen gab es auch viele Arbeiten, die sich mit der Charakterisierung und Entstehung dieser Kristallfehler befaßten. FINCH, QUEISSER, THOMAS und WASHBURN /7/ charakterisierten erstmals Epitaxie-Stapelfehler mit der Transmissions-Elektronenmikroskopie. SCHWUTTKE und Mitarbeiter /8 - 10/ trieben vor allem die Anwendung der Röntgentopographie voran, um prozeßinduzierte Kristallfehler zu erfassen und Korrelationen mit elektrischen Parametern herzustellen. Sehr viele Untersuchungen wurden aber vor allem mit weniger aufwendigen Ätzmethoden durchgeführt. BARSON, HESS und ROY /11/ und PAREKH /12/ konnten zeigen, daß Emitter-Kollektor-Kurzschlüsse ("pipes") bei npn-Tran-

⁺Auf eine ausführliche Vorstellung dieser Kristallfehlertypen wird hier verzichtet; dazu sei auf einschlägige Lehrbücher /2, 3/ verwiesen.

sistoren auf Kristallfehler, wie Versetzungen und Stapelfehler, zurückgeführt werden konnten und daß dabei Schwermetalle, wie z.B. Au, eine besondere Rolle spielten. RAVI, VARKER und VOLK /13/ und RAVI und VARKER /14/ studierten den Einfluß der "Dekoration" (Anlagerungen von Verunreinigungen) bei Stapelfehlern auf den Sperrstrom von Diodenstrukturen. Den Stand dieser Arbeiten im ersten Drittel der 70er Jahre faßte LAWRENCE /15/ zusammen.

Mit dem enormen Aufschwung der integrierten Schaltkreise nahm die Bedeutung dieser Arbeiten in Hinsicht auf die Ausbeute erheblich zu. Es war zwar bekannt, daß Kristallfehler stören können, aber bei der Vielfalt der existierenden technologischen Prozesse und Schaltkreis- bzw. Bauelementetypen gab es keine klaren und allgemein anerkannten Kenntnisse über die Auswirkung und Entstehung der verschiedenen Kristallfehler. Noch weniger gesicherte Erkenntnisse existierten hinsichtlich eventueller Maßnahmen zur Vermeidung von Kristallfehlern.

Ziel dieses Projektes war es, diese Problematik anhand der in unserem Hause entwickelten integrierten Schaltkreise in Angriff zu nehmen. Dadurch wollten wir einen Beitrag zur Verbesserung der Fertigungsausbeuten und Senkung der Produktionskosten leisten.

1.4. Aufgabenstellung

Das vorliegende Projekt sollte in enger Zusammenarbeit mit Entwicklungs- und Fertigungsabteilungen unseres Hauses durchgeführt werden. Die Arbeiten sollten sich auf folgende Punkte konzentrieren:

a) Erfassung von prozeßinduzierten Kristallfehlern in integrierten Schaltkreisen.

Da sowohl bei bipolaren als auch bei MOS-Schaltkreisen im Hause mehrere technologische Herstellungsverfahren eingesetzt werden, waren wir bestrebt, die für jede Technologie typischen Kristallfehler aufzufinden.

Dazu wollten wir vorwiegend die Röntgentopographie und Kristallfehlerätzung einsetzen.

- b) Erfassung elektrischer Kenndaten der untersuchten Schaltkreise oder geeigneter Teststrukturen.

Die Auswahl der zu messenden elektrischen Parameter sollte sich vor allem nach den elektrischen Anforderungen an den betreffenden Schaltkreis richten. Ein weiterer Gesichtspunkt war, möglichst jene elektrischen Parameter zu erfassen, an denen die Auswirkungen von Kristallfehlern besonders deutlich zutage treten. Bei bipolaren Schaltungen trifft dies in erster Linie auf das Emitter-Kollektor-Sperrverhalten zu, da Emitter-Kollektor-Kurzschlüsse ("pipes") eine Hauptursache für "harte" Ausfälle darstellen. Daneben sollten noch Parameter gemessen werden, die am besten "weiche" Ausfälle charakterisieren, z.B. Stromverstärkungsschwankungen, zu hohe Sperrströme usw.

Bei MOS-Schaltkreisen, speziell bei dynamischen MOS-Speichern, spielen Leckströme allgemein eine wesentliche Rolle. Deshalb sollten Dioden-Sperrströme und Speicherzeiten von MOS-Kondensatoren in größerem Umfang erfaßt werden.

Für die elektrischen Messungen sollten möglichst automatische Meßplätze eingesetzt werden, die meist aber nur eine ja/nein-Aussage liefern, d.h. die Meßgröße liegt innerhalb oder außerhalb der zulässigen Grenzen. Da wir in speziellen Fällen auch an genaueren Charakterisierungen interessiert waren, z.B. Verlauf einer Dioden- oder Transistorkennlinie, sollten auch viele Messungen von Hand ausgeführt werden.

- c) Aufsuchen von Korrelationen zwischen den jeweiligen Kristallfehlern und elektrischen Parametern.

Es war zu erwarten, daß nicht alle prozeßinduzierten Kristallfehler schädliche Auswirkungen auf die elektri-

schen Eigenschaften ausüben würden. Aus den Ergebnissen von a) und b), die möglichst immer an ein und demselben Bauelement erarbeitet werden sollten, wollten wir Korrelationen zwischen bestimmten Typen von Kristallfehlern und elektrischen Fehlern von Bauelementen auffinden.

Da sich mit Untersuchungsmethoden geringer Auflösung, wie z.B. Röntgentopographie und Kristallfehlerätzung, die Kristalldefekte nicht immer eindeutig charakterisieren lassen, wurde für die Korrelationsuntersuchungen speziell der Einsatz der hochauflösenden Transmissions-Elektronenmikroskopie (TEM) ins Auge gefaßt. Mit dieser Methode lassen sich die Ausdehnung, räumliche Lage, Feinstruktur und eventuelle Anlagerung von Fremdatomen ("Dekoration") bei Kristallfehlern am besten feststellen (siehe 2.3.3.). Dafür war der Einsatz eines Hochspannungs-Elektronenmikroskops vorgesehen, das uns durch eine enge Zusammenarbeit mit dem Max-Planck-Institut für Metallforschung, Institut für Physik, in Stuttgart (Prof. Seeger) zur Verfügung stand.

d) Ursachen störender Kristallfehler und ihre eventuelle Vermeidung

Ein wesentliches Ziel des Vorhabens war, die Entstehungsursachen der Kristallfehler im allgemeinen und der störenden Kristallfehler im besonderen zu ermitteln. Daraus sollten dann technologische Maßnahmen zur Vermeidung der störenden Kristallfehler entspringen.

Zur Frage der Entstehung der Kristallfehler sollte vor allem die röntgentopographische Prozeßverfolgung der einzelnen Hochtemperatur-Prozeßschritte herangezogen werden. Außerdem erwarteten wir uns von den Detailuntersuchungen im TEM wichtige Aussagen über den Entstehungsmechanismus mancher Defekte.

Zur Vermeidung der Kristallfehler waren Versuche geplant, die gemeinsam mit den Entwicklungs- und Fertigungsabteilungen unseres Werkes für integrierte Schaltungen ausgeführt werden sollten.

e) Verbesserung bzw. Weiterentwicklung von Untersuchungstechniken

Unsere großflächige Dünnätzung von Siliziumscheiben für die TEM-Probenpräparation sollte noch für größere Scheibendurchmesser verbessert werden. Da manche elektrischen Eigenschaften (z.B. Prasseln bipolarer Transistoren, Refreshverhalten von dynamischen MOS-Speicherbausteinen) erst im gekapselten Zustand des Bauelementes gemessen werden können, sollte eine Präparationsmethode entwickelt werden, mit der TEM-Proben von einzelnen Schaltkreissystemen ("chips") nach Ausbau aus der Kapsel hergestellt werden können.

Bei bipolaren Schaltkreisen sollte ein Untersuchungsverfahren gefunden werden, mit dem defekte Transistoren in der Schaltung lokalisiert werden können. Wir wollten uns dadurch von der ausschließlichen Messung bzw. Untersuchung von Teststrukturen lösen.

2. Untersuchungsmethoden

2.1. Elektrische Messungen

2.1.1. Bipolare Schaltkreise

Die Messungen wurden fast ausschließlich an Dioden- und Transistor-Teststrukturen vorgenommen. Diese Teststrukturen befanden sich entweder in einem speziellen

Testchip oder waren in jedem Systemchip neben der Schaltkreisstruktur enthalten. Die statischen Parameter der Teststrukturen wurden auf der Scheibe gemessen, die dynamischen Parameter, wie z.B. die Prasseleigenschaften (siehe unten) konnten erst im gekapselten Zustand der Bauelemente ermittelt werden.

Bei den Dioden diente die Sperrkennlinie als Beurteilungskriterium; meist wurde der Sperrstrom I_R bei einer bestimmten Sperrspannung U_R gemessen.

Die Transistoren enthielten einen oder zwei Emitter oder bestanden aus Multi-Emitterstrukturen mit z.B. 160 oder 320 gemeinsam kontaktierten Emittern (Abb. 4a).

Die I_{CEO}/U_{CE} -Kennlinie diente als wichtigstes Beurteilungskriterium, wobei drei Formen von Kennlinien unterschieden werden können (Abb. 2). Zur zahlenmäßigen Erfassung des Emitter-Kollektor-Sperrstromes I_{CEO} wurde mit offener Basis bei festem U_{CE} (z.B. 2 V) der Kollektorstrom notiert. Die elektrischen Eigenschaften der Emitter-Basis- bzw. der Basis-Kollektordiode wurden in besonderen Fällen zusätzlich erfaßt (siehe 4.2.2.3.).

Für die Prasseleigenschaften wurde die Prasselspannung als Kriterium herangezogen. Mit Prasseln ist hier niederfrequentes Rauschen⁺) ($f < 500$ Hz) gemeint. Die Prasselspannung durfte z.B. bei einer bestimmten Verstärkerschaltung am Ausgang 0,4 V nicht überschreiten.

2.1.2. MOS-Schaltkreise

Da die statischen Parameter von MOS-Strukturen (z.B. Oxidladungen, Einsatzspannung usw.) erst bei sehr hohen Kristallfehlerdichten beeinflußt werden, dienten vor allem dynamische Eigenschaften zu deren Charakterisierung: An

⁺) Dieses wird auch als 1/f-Rauschen, "popcorn noise" oder "flicker noise" bezeichnet.

Teststrukturen (MOS-Kondensatoren) wurden mit Hilfe von $C(t)$ -Messungen die Speicherzeiten ermittelt. Dabei wurde, ausgehend von Inversion, ein Spannungssprung in Richtung Verarmung (Vergrößerung der Raumladungszone) angelegt und die Zeit bis zum Erreichen des Gleichgewichts registriert (Speicherzeit).

Große Speicherzeiten (kleine Leckströme) sind eine wichtige Voraussetzung für die Funktion von dynamischen MOS-Speichern. Bei diesen muß die eingeschriebene Information nach (heute gewöhnlich) 2 ms wieder aufgefrischt werden ("refresh"), da die Information sonst verloren geht.

An gekapselten dynamischen MOS-Speicherbausteinen konnten anhand einer "Bitkartendarstellung" Refreshausfälle sichtbar gemacht werden; die Koordinaten der betroffenen Speicherzellen wurden für die weiteren Kristallfehleruntersuchungen notiert. Neben den Ausfällen bei Raumtemperatur wurde auch das Refreshverhalten bei höheren Temperaturen (bis 125°C) untersucht.

2.2. Elektrochemische Untersuchungsverfahren: Anodische und kathodische Dekoration

Neben den in 2.1. beschriebenen elektrischen Meßverfahren haben wir auch elektrochemische Methoden zur Charakterisierung elektrischer Eigenschaften der Bauelemente eingesetzt. Bei den meisten elektrischen Messungen wird das Gesamtverhalten einer integrierten Schaltung oder Teststruktur erfaßt, dagegen läßt sich nicht feststellen, welcher oder welche Transistoren innerhalb der Schaltung defekt sind. Die anodische /16/ und kathodische Dekoration /17/ ermöglichen auch die Lokalisierung einzelner defekter Transistoren und Dioden in einer komplexen integrierten Schaltung oder Teststruktur. Diese beiden Methoden eignen sich vor allem für bipolare Schaltungen. In einem einzigen Schritt können alle Systeme oder Teststrukturen auf einer Scheibe erfaßt werden.

Das Prinzip der beiden Methoden ist in Abb. 3 dargestellt. Bei der anodischen Dekoration befindet sich die Scheibe in einer 5 %igen HF-Lösung, die als Elektrolyt dient. Je nach Schaltkreis legt man an das Substrat eine Spannung von + 1 bis + 2 V, bei Scheiben mit 3" Durchmesser fließt dann ein Strom von 10 bis 50 mA. Bei der anodischen Dekoration von Schaltkreisen mit npn-Transistoren befinden sich die pn-Übergänge zwischen Substrat und Epischicht (Kollektor) sowie zwischen Basis und Emitter in Durchlaß; der Kollektor-Basis-pn-Übergang ist gesperrt. Bei der Dekoration waren nur die Kontaktanschlußfenster von Kollektor, Basis und Emitter geöffnet. Die Isolationsschichten auf der Oberfläche (Oxid, Nitrid) wurden dagegen nicht entfernt. Andernfalls fließt der Strom hauptsächlich über die ungeschützten Isolationsbereiche und führt zu teilweise nicht reproduzierbaren Ergebnissen. Ein über die gesamte Schaltkreisscheibe gleichmäßiger Stromfluß wurde durch eine ganzflächige Al-Bedampfung der Substratrückseite nach Abtragen der während der Bauelementeprozesse in die Rückseite eingebrachten Diffusionsschichten erzielt.

Der Dekorationsvorgang besteht darin, daß überall dort, wo Strom vom Si in den Elektrolyten fließen kann bzw. umgekehrt, eine Oxidation des Si stattfindet. Dabei entsteht unter den angegebenen Bedingungen eine einige 10 nm dicke oxidähnliche Schicht. Diese Schicht hebt sich aufgrund ihrer Interferenzfarbe sehr gut von der Umgebung ab (Abb. 4).

Bei guten Transistoren werden nur die Kollektorkontakte angefärbt, weil über den Emitter- und Basiskontakt praktisch kein Strom fließt. Besteht zwischen Emitter und Kollektor ein Kurzschluß ("pipe") oder weist der sperrgepolte Kollektor-Basis-pn-Übergang einen hohen Sperrstrom auf, dann verursacht der über den Emitter fließende Strom auch eine Verfärbung ("Dekoration") des Emitters (Abb. 4).

An Test-Einzeltransistoren haben wir festgestellt, daß diese Verfärbung ab Emitter-Kollektor-Sperrströmen größer 10^{-6} bis 10^{-5} A (bei $U_{CE} = 1,5$ V) auftritt. Dieser Bereich entspricht gerade jener Sperrstromgrenze der Transistoren, ab der manche Bausteine in den Prüfautomaten als Ausfall klassifiziert werden (siehe 4.2.2.3.).

Bei der kathodischen Dekoration verwendet man eine verdünnte Ni-Chlorid- oder Ni-Sulfat-Lösung als Elektrolyt. An den Kollektor legt man eine Spannung von -2 V. Der Kollektor-Basis-pn-Übergang ist dann in Durchlaßrichtung, der Basis-Emitter-Übergang in Sperrichtung gepolt. Die übrigen Bedingungen entsprechen jenen der anodischen Dekoration. Bei Transistoren mit pipe scheidet sich auf dem Emitter eine dünne Nickelschicht ab (Dicke einige 10 nm). Im Gegensatz zur anodischen Dekoration wird hier das Silizium nicht angegriffen. Für die üblichen bipolaren Schaltkreise eignet sich das kathodische Verfahren nicht, da der pn-Übergang zwischen Substrat- und Epitaxieschicht in Sperrichtung gepolt ist. Wir haben die kathodische Dekoration hauptsächlich bei Einzeltransistoren in Planartechnik eingesetzt, bei denen Substrat und Epitaxie vom gleichen Leitungstyp sind (siehe 4.2.4.).

2.3. Methoden zur Kristallfehleruntersuchung

Für die Charakterisierung der Kristallfehler haben wir folgende Methoden eingesetzt:

- Ätzung
- Röntgentopographie
- Transmissions-Elektronenmikroskopie (TEM)

Einige wichtige Eigenschaften dieser Methoden sind in Tab. I zusammengestellt. Jede der drei aufgeführten Methoden hat Stärken und Schwächen und läßt, auf sich allein gestellt, oft keine eindeutigen Aussagen zu. Erst durch Kombination aller drei Methoden haben wir häufig ein umfassendes Bild der untersuchten Kristallfehler erhalten.

Tabelle I: Untersuchungsmethoden für Kristallfehler

	Chemische Ätzung	Röntgentopografie	Transmissions-Elektronenmikroskopie
Zerstörungsfrei ?	nein	ja	nein
Auflösungsvermögen	1 μm (Lichtmikroskop)	20 μm ¹⁾	10^{-2} μm (100 \AA) ¹⁾
Zeitaufwand	Minuten	Minuten bis Stunden	Wochen
Information Fläche Tiefe	ganze Scheibe einige μm (Ätzabtrag)	ganze Scheibe ganzes Volumen	ca. 1 mm^2 2 - 3 μm (Präparatdicke)

1) z.B. Auflösung zweier benachbarter Versetzungen, jedoch nicht grundsätzlich erreichbar Auflösung

2.3.1. Ätzung

Die Ätzung ist unter den drei Methoden die schnellste und billigste. Sie ist nicht zerstörungsfrei. Die Informationstiefe entspricht der bei der Ätzung abgetragenen Schicht. Die Ätzung läßt im allgemeinen keine eindeutigen Aussagen über die Struktur und räumliche Anordnung von Kristallfehlern zu, da das Ätzbild nur den Schnitt eines Kristallfehlers mit der Oberfläche wiedergibt. Die Interpretation von Ätzbildern erfordert daher einige Erfahrung bzw. es müssen die Erkenntnisse aus anderen Untersuchungsmethoden herangezogen werden.

Im Rahmen dieser Untersuchungen stützten wir uns ausschließlich auf die SIRTIL-Ätzung /18/, für die unterschiedliche Zusammensetzungen der Bestandteile Chromsäure, Flußsäure und Wasser je nach zu ätzender Siliziumfläche verwendet wurden (siehe Anhang). Andere Ätzlösungen wie z.B. die von SECCO /19/ für (100) Silizium vorgeschlagene, bei welcher das CrO_3 durch $\text{K}_2\text{Cr}_2\text{O}_7$ ersetzt wird, bringen keine besseren Ergebnisse. Bei der SECCO-Ätzung liegt derselbe Ätzmechanismus wie bei der SIRTIL-Ätzlösung für (100)-Silizium vor, die K^+ -Ionen haben keinerlei Funktion.

Der Ätzabtrag und somit die Informationstiefe kann durch die Ätzdauer festgelegt werden. Allerdings besteht auch ein Einfluß der Dotierung: n^+ dotiertes Silizium wird deutlich langsamer angegriffen als schwach n - und p -dotiertes Silizium. Bei kurzer Ätzzeit (bei $10'' - 15''$ ca. $0,2 \mu\text{m}$ Abtrag) lassen sich oft Feinheiten in den Ätzstrukturen erkennen und die Kristallfehler bleiben noch weitgehend erhalten, so daß noch TEM-Untersuchungen angeschlossen werden können. Allerdings springen die Ätzstrukturen nicht so deutlich ins Auge wie nach längerer Ätzung, so daß die Auswertung zeitaufwendiger ist.

Mit kalter SIRTIL-Ätzung bei ca. 10°C /20/ läßt sich oft erkennen, ob Kristallfehler von Fremdatomanlagerungen ("Dekoration") begleitet sind. Dekorierte Kristallfehler ergeben dabei meist mehr oder weniger ausgeprägte Ätzhügel, während undekorierte Kristallfehler diesen Effekt nicht zeigen.

2.3.2. Röntgentopographie

Die Röntgentopographie hat gegenüber der Ätzung und Elektronenmikroskopie den Vorteil der Zerstörungsfreiheit. Wir haben folgende Verfahren⁺) eingesetzt:

- Transmissions-Topographie
- Sektions-Topographie
- Reflexions-Topographie.

Die Transmissions-Topographie nach LANG /22/ mit elektronischer Nachführung zur Einhaltung des Bragg-Winkels für verbogene Siliziumscheiben haben wir als Standardverfahren benutzt. Es standen zwei Anlagen mit unterschiedlicher Leistung der Röntgenquelle zur Verfügung:

- a) 1 kW Mo-Röhre (Siemens)
- b) 30 kW Mo-Drehanodenröhre (Rigaku / Japan).

Bei der 30 kW-Anlage war auch eine Bildverstärkereinrichtung angeschlossen, mit der eine direkte Beobachtung des Bildes auf einem Fernsehschirm möglich war. Damit konnte ein rascher Überblick über die Kristallqualität von Siliziumscheiben erhalten werden.

Im allgemeinen wurden die Topogramme jedoch auf Kernspurplatten (Ilford L 4) oder Film (Kodirex, Kodak T 54, M 54) aufgenommen. Die Aufnahmezeit für eine Scheibe von 3" Durchmesser liegt bei der 30 kW-Anlage zwischen 5 und 15 Minuten, bei der 1 kW-Anlage etwa um den Faktor 10 höher.

⁺) Eine ausführliche Übersicht der röntgentopographischen Methoden geben GRIENAUER und MAYER /21/.

LANG-Topogramme wurden von den untersuchten Schaltkreisscheiben grundsätzlich angefertigt, da man durch sie einen Überblick über die allgemeine Kristallqualität der Scheiben, also Konzentration und Verteilung der Kristallfehler im gesamten Scheibenvolumen, erhält.

Die Zerstörungsfreiheit der LANG-Topographie erlaubte umfangreiche Prozeßverfolgungen. Dadurch konnte an ein und derselben Scheibe die Entstehung und Veränderung von Kristallfehlern während aufeinanderfolgender Prozeßschritte beobachtet werden (siehe 5.1.1.).

Die Sektions-Topographie liefert (ohne Zerstörung der Scheibe) ein Bild der Verteilung der Kristallfehler über den Querschnitt der Scheibe (Abb. 63). Bei einer Eintrittsspaltbreite von ca. 20 μm erreicht man eine Tiefenauflösung von ca. 40 μm .

Sind vor allem oberflächennahe Kristallfehler interessant, eignet sich am besten die Reflexions-Topographie nach BERG und BARRETT /23/. Die Informationstiefe entspricht etwa der Eindringtiefe der Röntgenstrahlung, weshalb man anstelle der härteren Mo-Strahlung für die Transmissions-Topographie die weichere Cu-Strahlung verwendet. Je nach Einstrahlwinkel zur Scheibenoberfläche und verwendetem Reflex erhält man Eindringtiefen um 10 μm . Bei der Reflexions-Topographie kann man allerdings aus Gründen der geometrischen Anordnung kein Gesamtbild einer größeren Scheibe durch Bewegen derselben durch den Röntgenstrahl ("scanning") erhalten. Auch müssen strukturierte Deckschichten (Oxide, Nitride) entfernt werden, da sonst die Kontraste an den Strukturkanten - sie sind durch mechanische Spannungen bedingt - die Kontraste der Kristallfehler überdecken.

2.3.3. Transmissions-Elektronenmikroskopie (TEM)

Die Transmissions-Elektronenmikroskopie ist unter den drei Methoden die bei weitem aufwendigste, da erst

spezielle elektronentransparente Proben hergestellt werden müssen. Aufgrund des hohen Auflösungsvermögens (siehe Tab. I) liefert sie Informationen über die mikroskopische Struktur der Kristallfehler, die man mit den beiden anderen Methoden grundsätzlich nicht gewinnen kann. Wir haben deshalb die Elektronenmikroskopie häufig eingesetzt, um bestimmte Ätzstrukturen und röntgentopographische Kontraste richtig interpretieren zu können. Viele 1:1-Zuordnungen zwischen bestimmten Typen von Kristallfehlern und elektrischen Fehlern wurden erst durch Einsatz der Elektronenmikroskopie möglich.

Im TEM kann durch geeignete Untersuchungstechniken /24/ festgestellt werden, welcher Typ von Versetzung vorliegt (Burgers-Vektoranalyse), ob ein Stapelfehler extrinsisch (vom Leerstellentyp) oder intrinsisch (vom Zwischengitteratomtyp) ist, ob eine Ausscheidung das umgebende Gitter komprimiert oder erweitert, ob eine Versetzung oder ein Stapelfehler dekoriert ist, usw.. Durch die Stereobildtechnik kann die räumliche Lage der Kristallfehler ermittelt werden. Deren Kenntnis war eine wesentliche Voraussetzung für Zuordnungen von Kristallfehlern zu elektrischen Fehlern (siehe 4.2.). Alle diese Informationen spielten auch bei der Aufklärung der Entstehungsmechanismen mancher Kristallfehler eine entscheidende Rolle.

Die TEM-Untersuchungen wurden an den beiden Hochspannungs-Elektronenmikroskopen (Hitachi 650 kV, AEI 1200 kV) des Max-Planck-Instituts für Metallforschung, Institut für Physik (Direktor Prof. Seeger) durchgeführt. Während man bei konventionellen 100 kV Elektronenmikroskopen Siliziumschichten von höchstens 0,5 μm bis 0,7 μm Dicke durchstrahlen kann, können mit den Hochspannungsmikroskopen 2 bis 5 μm dicke Siliziumproben untersucht werden /25/. Dies bringt entscheidende Vorteile

- a) 2 bis 5 μm dicke Proben enthalten im allgemeinen sämtliche wichtigen elektrisch aktiven Schichten einer modernen integrierten Schaltung, z.B. die gesamte Epischicht. Bei 0,5 μm dicken Proben ist dies nicht der Fall.
- b) Viele Kristallfehler, z.B. Stapelfehler, können in ihrer gesamten Größe untersucht werden; bei dünnen Proben wird dagegen immer ein mehr oder weniger großer Teil bei der Präparation entfernt.
- c) Dicke Proben lassen sich viel einfacher herstellen als dünne Proben.

2.3.4. Großflächige Dünnätzung von Silizium für die Transmissions-Elektronenmikroskopie

Durch Einführung eines neuen Probenpräparationsverfahrens, der sogenannten "großflächigen Dünnätzung" /26 /, konnten wir die TEM-Untersuchungen in großem Umfang durchführen.

Das Prinzip der großflächigen Dünnätzung ist in Abb. 5 dargestellt, Einzelheiten sind in /26/ beschrieben. Die Vorteile dieses Verfahrens gegenüber der herkömmlichen Ätzmittelstrahl("jet")-Präparation /27/ bestehen darin, daß viele Proben aus einer Siliziumscheibe praktisch gleichzeitig hergestellt werden können und die Proben über den gesamten Durchmesser im Hochspannungs-Elektronenmikroskop durchstrahlbar sind.

Im Rahmen dieses Projektes wurde dieses Verfahren noch weiter verbessert. Die ursprünglich senkrecht stehende Rotationsachse der zu ätzenden Scheibe wurde in waagrechte Stellung gebracht, wodurch bei Scheiben mit 50 mm Durchmesser nun sehr gleichmäßig dünne Schichten reproduzierbar hergestellt werden können. Durch ständige Filterung des Ätzmittels (Umwälzverfahren) während des Ätzworganges erreichen wir eine völlig glatte Oberfläche. Das sehr störende Haften von Gasbläschen kommt praktisch nicht mehr vor.

Nach dem gleichen Prinzip gelang es auch, TEM-Präparate von z.B. $3 \times 4 \text{ mm}^2$ großen Schaltkreis-Chips herzustellen, die bereits in gekapseltem Zustand gemessen worden waren und wieder aus dem Gehäuse ausgebaut wurden. Vor der Dünnätzung wurden die Chips auf ca. 80 bis 100 μm dünngeschliffen, bei den Scheiben gehen wir dagegen von 200 bis 300 μm Dicke aus. Die Chipränder und die Systemseite wurden mit Fotolack abgedeckt und die Dünnätzung wie bei den Scheiben durchgeführt. Der für die Elektronen nicht durchstrahlbare Außenrand der Chips konnte bis auf etwa 0,3 bis 0,5 mm reduziert werden. Dadurch waren in nahezu allen Fällen die interessanten Stellen eines Schaltkreises (z.B. Speicherzellen mit Refreshausfall bei MOS-Speicherbausteinen) der Untersuchung zugänglich.

2.4. Radiochemische Analyse von Verunreinigungen

Verunreinigungen, speziell Schwermetalle, die während der Hochtemperaturprozesse in die Siliziumscheiben gelangen, spielen für die elektrische Aktivität von Kristallfehlern eine entscheidende Rolle. Schwermetalle wie Cu, Fe, Au usw. können bereits in Konzentrationen von 10^{13} cm^{-3} die elektrischen Eigenschaften von integrierten Schaltungen wie z.B. Sperrströme und MOS-Speicherzeiten drastisch verschlechtern (siehe 4.3.).

Die einzige Analysenmethode, die genügend empfindlich ist, um solche Konzentrationen von metallischen Verunreinigungen qualitativ und quantitativ zu erfassen, ist die Neutronenaktivierungsanalyse /28/. Durch Anwendung der Autoradiographie kann man oft auch Kenntnisse über die Verteilung der Verunreinigungen in der Siliziumscheibe gewinnen /28/.

Zur Ergänzung unserer Kristallfehleruntersuchungen wurden solche Analysen von der Abteilung R 451 der Kraftwerk-Union/Erlangen für uns durchgeführt.